

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-273997

(43)Date of publication of application : 08.10.1999

(51)Int.Cl. H01G 4/40

H01F 17/00

H01P 3/08

H01P 11/00

H05K 1/03

H05K 1/09

H05K 3/46

(21)Application number : 10-069116 (71)Applicant : TDK CORP

(22)Date of filing : 18.03.1998 (72)Inventor : HAYASHI KATSUHIKO

(54) ELECTRONIC PART AND ITS MANUFACTURE

(57)Abstract:

PROBLEM TO BE SOLVED: To bring silver used as wiring in a substrate into contact with a Cu-Ag conductor film and to prevent electrical disconnection by

BEST AVAILABLE COPY

allowing a conductor pattern to include the Cu-Ag conductor film and to adhere to a substrate.

SOLUTION: Electronic parts include a substrate 1 and a conductor pattern 2. Then, the conductor pattern 2 includes a Cu-Ag conductor film 20 thus constituting a circuit element. The Cu-Ag conductor film 20 is allowed to adhere onto the substrate 1. The substrate 1 is composed by a multilayer substrate and an inner conductor 30 that mainly consists of silver is provided inside. The internal conductor 30 is led to the surface of the substrate 1 via a through hole conductor 31 that mainly is made of silver and is connected to the Cu-Ag conductor film 20 being formed on the surface of the substrate 1, thus preventing electrical disconnection from being generated due to the tendency to liquid phase at an area to the Cu-Ag conductor film 20.

LEGAL STATUS

[Date of request for examination] 10.12.2004

[Date of sending the examiner's
decision of rejection]

[Kind of final disposal of application
other than the examiner's decision of
rejection or application converted
registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] wiring to which it is the electronic parts containing a substrate and a conductor pattern, said substrate has the inner conductor in the interior, and said inner conductor is connected to said conductor pattern -- the conductor which the conductor is constituted, and said conductor pattern uses copper as a principal component, and contains silver -- the film -- becoming -- a circuit element -- constituting -- **** -- said conductor -- the electronic parts which adhere to the film on said substrate.

[Claim 2] They are the electronic parts with which it is the electronic parts indicated by claim 1, and said inner conductor uses silver as a principal component.

[Claim 3] the electronic parts indicated by any of claims 1 or 2 they are -- it is -- said conductor -- the electronic parts which are 0.3 - 30wt% when the content of said silver contained in the film makes total with said copper and silver 100wt(s)%.

[Claim 4] They are the electronic parts which it is the electronic parts indicated by claim 1, and said substrate becomes with the compound constituent containing a

ceramic component and a glass component.

[Claim 5] the field where it is the electronic parts indicated by claim 4, and said substrate was ground -- having -- **** -- said conductor -- the electronic parts which adhere to the film in said said ground field.

[Claim 6] They are the electronic parts with which it is the electronic parts indicated by claim 4, and said ceramic component was chosen from the group of an alumina, a magnesia, a spinel, a silica, a mullite, forsterite, a steatite, cordierite, a strontium feldspar, a quartz, silicic-acid zinc, and a zirconia and which contain a kind at least.

[Claim 7] They are the electronic parts with which it is the electronic parts indicated by claim 4, and said glass component was chosen from the group of borosilicate glass, lead borosilicate glass, hoe silicic-acid barium glass, hoe silicic-acid strontium glass, HOUKEI acid zinc glass, and HOUKEI acid potassium glass and which contain a kind at least.

[Claim 8] They are the electronic parts with which it is the electronic parts indicated by claim 1, and has the conductor pattern still more nearly different from an insulating layer, said insulating layer has covered said conductor pattern, and said another conductor pattern is supported by said insulating layer.

[Claim 9] the electronic parts indicated by claim 8 -- it is -- said another conductor pattern -- copper -- a principal component and a conductor -- the electronic parts which become by the film.

[Claim 10] They are the electronic parts with which it is the electronic parts indicated by claim 9, and said another conductor pattern contains the external connection electrode for external connection.

[Claim 11] They are the electronic parts with which it is the electronic parts indicated by claim 10, and said external connection electrode has a solder layer on a front face.

[Claim 12] They are the electronic parts with which it is the electronic parts indicated by claim 1, and said passive network contains at least one of an inductor, a capacitor, or the resistance.

[Claim 13] They are the electronic parts with which it is the electronic parts indicated by claim 1, and said passive network constitutes circuits, such as a filter, a coupler, or a phase shifter.

[Claim 14] the conductive paste which is the manufacture approach of the electronic parts indicated by any [claim 1 thru/or] of 13 they are, uses copper as a principal component and contains silver on said substrate -- applying -- processing of desiccation, a debinder, baking, etc. -- carrying out -- a conductor - the film -- forming -- said conductor -- the manufacture approach of electronic parts including the process which forms said conductor pattern by applying a photolithography technique to the film.

[Claim 15] the manufacture approach of the electronic parts indicated by claim 14 -- it is -- after baking -- said conductor -- the manufacture approach of electronic parts including the process which carries out buffing of the membranous front face.

[Translation done.]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to electronic parts and its manufacture approach. The electronic parts concerning this invention are suitable as wireless devices, such as a cellular phone and a land mobile radiotelephone, or surface mount electronic parts used in fields, such as various communication equipment, in addition to this.

[0002]

[Description of the Prior Art] In this kind of electronic parts, multilayer-interconnection structure has been conventionally adopted as a means to realize high density wiring. As advanced-technology reference which indicated multilayer-interconnection structure, JP,3-78798,B, the patent No. 2614778 official report, etc. are known, for example. These well-known reference is indicating the low-temperature baking multilayer substrate using the glass ceramic ingredient which becomes with the compound constituent of glass and a ceramic. The conductor which made silver the subject is formed in the interior of a multilayer substrate, and the circuit pattern by copper is formed in the front face. Since the conductor which made silver the subject is formed in the interior of a multilayer substrate in this advanced technology, in case a ceramic multilayer substrate is formed, baking effective in promotion of a debinder among air is possible. Moreover, since the circuit pattern by copper is formed in the front face of a multilayer substrate, while being able to prevent the silver migration in the front face of a multilayer substrate, and a solder foods crack, there is an advantage that a conductive high circuit pattern can be constituted.

[0003] In manufacture of a multilayer substrate, glass and a ceramic ingredient are mixed and sheet-ized in a resin system binder, silver is made into a subject to said sheet, the conductive paste coating-ized using the glass frit and the binder is applied with screen printing etc., and a circuit pattern is formed. Next, the laminating of the sheet with which said circuit pattern was formed is carried out, the heat press of the layered product is carried out, and it unifies. Next, while removing a binder (pitch in a sheet), the conductor and coincidence which were made into the subject are made to sinter a glass ceramic ingredient and silver by

heat treatment. sintering which used silver as the principal component inside the multilayer substrate by this -- a conductor -- the multilayer-interconnection structure of having wiring by the film is acquired. sintering which used silver as the principal component -- a conductor -- the film is firmly stuck to a substrate by the glass frit contained in the interior.

[0004] Next, the circuit pattern which used copper as the principal component is formed in the front face of a multilayer substrate. About this circuit pattern formation approach, it differs somewhat by the well-known example of the two above-mentioned affairs. The former applies screen printing etc., applies a copper paste on a multilayer substrate, and is indicating after that the approach of making a conductor sintering in reducing atmosphere. The latter makes nickel adhere in electroless deposition first on a multilayer substrate, and makes copper adhere by electrolytic plating after that. And the approach of patternizing the coppering film using a photolithography technique is indicated.

[0005]

[Problem(s) to be Solved by the Invention] Among the conventional techniques mentioned above, the conductor which carries out the principal component of the silver to the interior of a ceramic multilayer substrate is formed, and although there is an advantage which was mentioned above, the following troubles which must be solved are also held in the technique which forms the conductor pattern which uses copper as a principal component at a front face by application of thick film printing.

[0006] First, it is necessary to let a through hole etc. pass, to make it expose to a substrate front face, and to connect wiring inside a multilayer substrate with the conductor formed in a front face. However, silver is used as internal wiring, and when thick film screen printing of the copper paste which uses copper as a principal component on a front face is carried out, the conductor of the exposed silver and the copper paste formed in the substrate front face will contact. When a copper paste is made to sinter in this condition, in the contact section of copper and silver, at the temperature exceeding 600 degrees C, mutual atoms diffuse

each other and the liquid phase is produced. By this liquid phase-ization, the contact section containing silver and copper contracts to the degree of pole rather than a surrounding copper pattern during baking. For this contraction, an opening will be generated between said contact section and the copper pattern in that perimeter.

[0007] In order to avoid the above-mentioned open circuit, it is necessary to use the copper paste which can be sintered at about 600 degrees C. The copper paste which can be sintered at about 600 degrees C also actually exists.

However, as for a copper paste, what is calcinated at about 900 degrees C is common, and, moreover, even a frequency band with the copper paste more expensive than the copper paste which can be sintered at about 600 degrees C calcinated above 900 degrees C can form few good conductors of RF loss.

Although it is possible to avoid the electric open circuit between wiring by the silver inside a substrate and the conductor by the copper formed in a substrate front face when the copper paste which can be sintered at about 600 degrees C is used if it puts in another way, few good conductors of RF loss of even a high frequency band cannot be obtained.

[0008] Since it is generated by using copper, the electric open circuit between wiring by the silver inside a substrate and the conductor by the copper on the front face of a substrate and degradation of a RF property can consider a means to also constitute with silver the conductor formed in a substrate front face as a means to this-improve. However, since labile of silver is high, it has the danger of generating the fall of the insulation resistance between conductor patterns, or silver migration, according to a surrounding environment.

[0009] And since it is easy to carry out the diffusion shift of the silver into solder, when the external connection electrode formed in order to connect with a mother board etc. is formed with silver as mentioned above, it may produce the so-called solder foods crack phenomenon which carries out diffusion shift and is extinguished in the solder which the external connection electrode dissolved in the case of soldering.

[0010] furthermore, sintering which used silver as the principal component -- a conductor -- the case where etch to the film and a conductor pattern is formed -- said sintering -- a conductor -- since the substrate adheres to the film by the glass frit, it cannot use the etching reagent in which a glass frit is dissolved, for example, an acid system etching reagent like a nitric acid, in formation of a conductor pattern. At present as an etching reagent which can be used, it is restricted to the mixed liquor of ammonia and hydrogen peroxide solution, and the water solution containing potassium cyanide and ammonium persulfate. However, when the mixed liquor of ammonia and hydrogen peroxide solution is used, in order an etch rate is slow, and for etching processing to take long duration upwards, to need a lot of etching reagents and to emit oxygen moreover, it needs to be cautious of fire, is necessary to deal with it, and is not for mass productions. The etching processing using the water solution containing potassium cyanide and ammonium persulfate needs severe management for storage of an etching reagent and its ingredient, maintenance, and abandonment, and if it takes into consideration the cost which these take, it is unsuitable for mass production, while safety reservation of an operator becomes very important, since a strong toxic etching reagent will be extremely used to the body.

[0011] It is not based on the above thick film printings, but when the approach to which copper is made to adhere by plating is adopted, since the plating film is formed leaving distortion, if thickness is thickened to about 10micro, generally it will become easy for the bond strength of the plating film to a substrate to fall in a plating process. a conductor -- when membranous bond strength fell and the external connection electrode mentioned above is formed, it becomes difficult to obtain sufficient fixing reinforcement to a mother board.

[0012] Furthermore, when forming the plating film thickly, it is difficult to form uniform plating thickness in the whole substrate front face, and it produces dispersion in thickness on the plating film. In case dispersion in this thickness forms the super-thin Rhine pattern using a photolithography technique, it reduces pattern shaping precision. the conductor with which the pattern formation

precision using a photolithography technique was generally formed -- it is because it is greatly dependent on a surface condition.

[0013] the conductor with which the technical problem of this invention is formed in wiring inside a substrate, and a substrate front face -- it is offering the electronic parts which can avoid the electric open circuit between film, and its manufacture approach.

[0014] Another technical problem of this invention is offering the possible electronic parts and its manufacture approach of baking at 650-850-degree C low temperature.

[0015] It is offering the electronic parts of this invention with which another technical problem's may reduce the curvature of the substrate after baking further, and its manufacture approach.

[0016] the conductor of this invention with which another technical problem is further formed in a substrate front face -- it is offering the electronic parts which can patternize the film, without degrading adhesive strength, and its manufacture approach.

[0017] this invention -- further -- another technical problem -- a conductor -- the low conductor of resistance -- it is offering the electronic parts which have the film, and its manufacture approach.

[0018]

[Means for Solving the Problem] In order to solve the technical problem mentioned above, the electronic parts concerning this invention contain a substrate and a conductor pattern. wiring to which said substrate has the inner conductor in the interior, and said inner conductor is connected to said conductor pattern -- the conductor is constituted. the conductor which said conductor pattern uses copper as a principal component, and contains silver -- it becomes by the film (following Cu-Ag -- a conductor -- the film is called), and a circuit element is constituted. said Cu-Ag -- a conductor -- it adheres to the film on said substrate.

[0019] the electronic parts concerning this invention -- setting -- a conductor

pattern -- Cu-Ag -- a conductor -- the film -- containing -- **** -- Cu-Ag -- a conductor -- it adheres to the film on the substrate. this structure -- a multilayer substrate -- a conductor -- a big advantage is brought about when forming the film. That is, when it constitutes a multilayer substrate, generally the interior of a multilayer substrate is equipped with wiring which uses silver as a principal component. the conductor which is made to expose this wiring on the surface of a substrate through a through hole etc., and is formed on the surface of a substrate -- it connects with the film. Cu-Ag which constitutes a conductor pattern in this invention -- a conductor -- the silver used as wiring inside a substrate since it adheres to the film on the substrate -- Cu-Ag -- a conductor -- the film will be contacted. in this case, the silver used as internal wiring of a substrate and Cu-Ag -- a conductor -- it is avoidable that the electric open circuit by liquid-phase-izing arises between film.

[0020] And in the case of Cu-Ag conductive paste, baking becomes possible at the temperature of less than 900 degrees C, for example, 650-850-degree C low temperature, by the conditioning of the presentation ratio of a paste constituent. For this reason, while reducing the energy expenditure in connection with manufacture, the life of a firing furnace is extensible. moreover -- since the Cu-Ag conductive paste which can be calcinated by whenever [low-temperature] can be used -- a conductor -- the curvature of the multilayer substrate generated in a film baking process can be made very small.

[0021] furthermore, Cu-Ag used in this invention -- a conductor -- since it is the presentation which the film used Cu as the principal component and added silver as an additive -- as the etching reagent of Cu -- Cu-Ag -- a conductor -- the degree which degrades the adhesive strength of a glass frit which is pasting up the film on the substrate can use few ferric chlorides (FeCl_3). for this reason, big Cu-Ag of adhesive strength -- a conductor -- the film can be obtained.

[0022] the conductor which becomes by the Cu independent -- the case of the film -- the conductor of low resistance -- it is necessary to calcinate at the temperature of 900 degrees C or more to obtain the film temperature conditions

[not more than this], for example, 600 degrees C, order -- sintering -- inadequate -- becoming -- a conductor -- resistance increases. on the other hand, Cu-Ag -- a conductor -- it sinters nearly completely by calcinating in the case of the film (for example, the low temperature of 650-850 degrees C) -- making -- a low conductor -- resistance is realizable.

[0023] Cu-Ag -- a conductor -- the above-mentioned effectiveness by the film is influenced by the content of the silver added. a desirable silver content -- Cu-Ag - a conductor -- when total with the copper in the film and silver is made into 100wt(s)%, it is 0.3 - 30wt%.

[0024] In this invention, a conductor pattern is used as an element which constitutes a passive network. A conductor pattern is combined with the component of independent or others, and constitutes a required passive network. Specifically, a passive network contains at least one of an inductor, a capacitor, or the resistance. The passive network mentioned above may be a single functional circuit, and may constitute the functional circuit which combined those some. The examples of representation of the functional circuit by combination are circuits, such as a filter, a coupler, or a phase shifter. A conductor pattern and other components are suitably chosen according to the passive network made into the purpose.

[0025] As an inner conductor of a substrate, when silver is used, it can calcinate in air and the binder in a substrate can be removed easily. Although the carbon contained in a binder has the property which is easy to remain in a substrate, when it calcinates in air, it is because it is easy to process carbon by the oxygen in air as carbon dioxide gas. And since baking in nitrogen-gas-atmosphere mind is unnecessary, the maintenance of the ambient atmosphere of a firing furnace is easy.

[0026] furthermore, Cu-Ag to which it adhered on the surface of the substrate as already stated when an inner conductor used silver as a principal component -- a conductor -- the electrode open circuit by the liquid phase-ized phenomenon at the time of baking is not produced between film.

[0027] Said substrate becomes with the compound constituent containing a ceramic component and a glass component preferably. Furthermore, said substrate has the ground field preferably. in this case, said Cu-Ag -- a conductor -- the film is made to adhere to said said ground field This invention indicates the example of a desirable ceramic component and a glass component.

[0028] Furthermore, the electronic parts concerning this invention may have the conductor pattern different from an insulating layer as another mode. In this case, said insulating layer has covered said conductor pattern, and said another conductor pattern is supported by said insulating layer. furthermore, the conductor with which said another conductor pattern specifically uses copper as a principal component -- it becomes by the film. According to this structure, multilayering is advanced further and much more miniaturization and advanced features can be attained.

[0029] The electronic parts concerning this invention usually contain the external connection electrode. This external connection electrode is prepared on said insulating layer. Said external connection electrode may have the solder layer on the front face.

[0030] the manufacture approach which starts this invention in order to manufacture the electronic parts mentioned above -- said substrate top -- Cu-Ag conductive paste -- applying -- processing of desiccation, a debinder, baking, etc. -- carrying out -- Cu-Ag -- a conductor -- the film is formed. next, said Cu-Ag -- a conductor -- a conductor pattern is formed by applying a photolithography technique to the film.

[0031] According to this manufacture approach, it is clear that the electronic parts concerning this invention which has the advantage mentioned above are obtained.

[0032] Other purposes, descriptions, and advantages of this invention are explained in more detail with reference to the accompanying drawing which is an example. A drawing only shows an example.

[0033]

[Embodiment of the Invention] Drawing 1 is the sectional view of the electronic parts concerning this invention. When drawing is referred to, the electronic parts concerning this invention contain a substrate 1 and a conductor pattern 2. a conductor pattern 2 -- Cu-Ag -- a conductor -- a circuit element is constituted including the film 20. Cu-Ag -- a conductor -- it adheres to the film 20 on the substrate 1.

[0034] The illustrated substrate 1 consists of multilayer substrates, and the interior of the multilayer substrate 1 is equipped with the inner conductor 30 which uses silver as a principal component. the through hole where an inner conductor 30 uses silver as a principal component -- Cu-Ag which is drawn by the front face of a substrate 1 through a conductor 31, and is formed in a front face -- a conductor -- it connects with the film 20.

[0035] the silver which is used as an inner conductor 30 of a substrate 1 according to this structure, and Cu-Ag -- a conductor -- it is avoidable that the electric open circuit by liquid-phase-izing arises between film 20. namely, Cu-Ag - a conductor -- the film 20 is formed by applying and calcinating Cu-Ag conductive paste on the substrate 1 to which the inner conductor 30 which becomes with silver was exposed. In this case, in the contact part of the inner conductor 30 which becomes with the silver prepared in the substrate 1, and Cu-Ag conductive paste, liquid phase-ization is produced at the time of baking of Cu-Ag conductive paste. However, in Cu-Ag conductive paste, since the copper component and the silver component are distributing widely, liquid phase-ization produced at the time of baking is produced between the inner conductors 30 which become with the silver exposed on the whole Cu-Ag conductive paste applied on the substrate 1, and a substrate 1. For this reason, local liquid-phase-izing between the dissimilar metals of the copper which had become a problem from the former, and the inner conductor which becomes with silver, and the electric open circuit by it are not produced.

[0036] moreover -- although liquid phase-ization is caused at the time of baking, until [after liquid phase-ization starts] it liquid-phase-izes completely -- **** --

Cu-Ag which has fixed quality on the multilayer substrate 1 to some extent by setting up the burning-temperature conditions on which Cu-Ag conductive paste does not flow since there is a temperature requirement -- a conductor -- the film 20 can be formed.

[0037] And Cu-Ag conductive paste can make Cu sinter on low burning-temperature conditions compared with Cu paste used independently. That is, although Cu and Ag are alloyed by liquid phase-ization, the melting point itself falls in connection with it. For example, although it is necessary to make it calcinate at about 900 degrees C in Cu paste, in the case of Cu-Ag conductive paste, baking becomes possible at the temperature of less than 900 degrees C, for example, 650-850-degree C low temperature, by the conditioning of the presentation ratio of a paste constituent. For this reason, while reducing the energy expenditure in connection with manufacture, the life of a firing furnace is extensible.

[0038] the conductor which becomes by independent [of Cu or Ag] -- the case of the film -- the conductor of low resistance -- it is necessary to calcinate at the temperature of 900 degrees C or more to obtain the film temperature conditions [not more than this], for example, 600 degrees C, order -- sintering -- inadequate -- becoming -- a conductor -- resistance increases. on the other hand, Cu-Ag -- a conductor -- in the case of the film 20 (for example, the low temperature of 650-850 degrees C), it calcinates, and sinters nearly completely -- making -- a low conductor -- resistance is realizable.

[0039] moreover -- since the Cu-Ag conductive paste which can be calcinated by whenever [low-temperature] can be used in this invention -- a conductor -- the curvature of the multilayer substrate 1 generated in a film baking process can be made very small.

[0040] furthermore, Cu-Ag used in this invention -- a conductor -- the film 20 uses Cu as a principal component, and since silver is a presentation used as an additive, it can etch it using a ferric chloride (FeCl_3). the etching reagent of a ferric chloride (FeCl_3) -- Cu-Ag -- a conductor -- since there are few degrees

which degrade the adhesive strength of a glass frit which is pasting up the film 20 on the substrate 1 -- big Cu-Ag of adhesive strength -- a conductor -- the film 20 can be obtained.

[0041] The operation effectiveness mentioned above is explained in more detail in the column of explanation of the manufacture approach mentioned later.

[0042] Cu-Ag -- a conductor -- the content of the silver contained in the film -- Cu-Ag -- a conductor -- when total with the copper in the film and silver is made into 100wt(s)%, it is 0.3 - 30wt%. In this range, while the addition effectiveness of the silver mentioned above is acquired certainly, silver migration and a solder foods crack phenomenon can be prevented. Silver homogeneity distribution becomes it difficult that a silver content is less than [0.3wt%], and the silver addition effectiveness is spoiled. If a silver content exceeds 30wt(s)%, while silver migration and a solder foods crack phenomenon will become remarkable, the above-mentioned advantage by alloying of Cu-Ag is spoiled.

[0043] In this invention, a conductor pattern 2 is used as an element which constitutes a passive network. A conductor pattern 2 is combined with the component of independent or others, and constitutes a required passive network. Specifically, a passive network contains at least one of an inductor, a capacitor, or the resistance. The passive network mentioned above may be a single functional circuit, and may constitute the functional circuit which combined those some. The example of representation of the functional circuit by combination is a filter or a coupler. A conductor pattern 2 and other components are suitably chosen according to the passive network made into the purpose.

[0044] wiring to which the substrate 1 has the inner conductor 30 and an inner conductor 30 is connected to a conductor pattern 2 in an example -- a conductor is constituted. Thereby, the multilayered substrate 1 can be obtained.

[0045] Furthermore, the electronic parts shown in the example have the conductor pattern 50 different from an insulator layer 4. The insulator layer 4 has covered the conductor pattern 2, and the conductor pattern 50 is supported by the insulator layer 4. the conductor with which a conductor pattern 50 uses

copper as a principal component -- it becomes by the film. According to this structure, multilayering is advanced further and much more miniaturization and advanced features can be attained.

[0046] Furthermore, the illustrated electronic parts contain the external connection electrodes 51 and 52. These external connection electrodes 51 and 52 are formed on a conductor pattern 50. The external connection electrodes 51 and 52 may have the solder layer on the front face. A solder layer contains a solder bump or a solder precoat.

[0047] A substrate 1 becomes with the compound constituent containing a ceramic component and a glass component preferably. Furthermore, a substrate 1 has the ground field 10 preferably. Cu-Ag -- a conductor -- the film 20 is made to adhere to the ground field 10. In the example, the substrate 1 is divided into the insulating layer 11 and the reinforcement layer 12 bordering on the inner conductor 30, and the ground field 10 is established in the front face of an insulating layer 11. A substrate 1 is a sintered compact which becomes with the compound constituent containing a ceramic component and a glass component. the field 10 which this curvature is canceled by polish and does not have such curvature in it though the curvature by baking has occurred in the substrate 1 which becomes with a sintered compact -- Cu-Ag -- a conductor -- the conductor pattern 2 which becomes by the film 20 can be formed. For this reason, a ceramic substrate 1 is fitted to a semi-conductor manufacturing technology, and it becomes possible in a photolithography process to form the highly precise conductor pattern 2. Therefore, while raising the precision of the constant value of each circuit element formed with a conductor pattern 2, the functional circuit which is the aggregate of a circuit element and a circuit element can be designed with a small pattern space.

[0048] And the insulating layer 11 which becomes with the compound constituent containing a ceramic component and a glass component can fill mostly the smooth nature of cutting ability, reinforcement, and a front face etc. to coincidence by choosing appropriately the mixing ratio of a glass component and

a ceramic component, a component, etc. In order to chip-ize, even when a dicing saw etc. divides according to an individual, good cutting ability can be secured and mass-production nature can be raised. Therefore, the whole baking curvature and the irregularity which are generated at the time of baking of a substrate 1 are easily removable with surface polish. Moreover, by selection of the class of mineral constituent which constitutes an insulating layer 11, or the content for every component, a surface condition is smooth, and there is no defect, and the electronic parts which moreover have the insulating layer 11 with little curvature can also be obtained.

[0049] In contrast with the insulating layer by the ceramic simple substance or the glass simple substance, there are very few insulating layers 11 which become with the compound constituent containing a ceramic component and a glass component, and a defect can use them as the substrate 1 which has smooth nature. Moreover, reinforcement becomes large rather than a glass simple substance by containing a ceramic component. Furthermore, when the fluidity at the time of manufacture of a substrate 1 falls rather than the time of a glass simple substance, it can consider as multilayer-interconnection structure.

[0050] Compared with the case where a ceramic component simple substance is made to sinter, 1000-degree-C less or equal is low temperature comparatively, and the insulating layer 11 which becomes with the compound constituent containing a ceramic component and a glass component can be calcinated by the short burning-temperature holding time for about 10 minutes. For this reason, compared with the case where a ceramic component simple substance is made to calcinate, it is cheap also in manufacturing facility, and since production time becomes short, mass-production nature is good.

[0051] As a ceramic component for constituting an insulating layer 11, the thing which was chosen from the group of an alumina, a magnesia, a spinel, a silica, a mullite, forsterite, a steatite, cordierite, a strontium feldspar, a quartz, silicic-acid zinc, and a zirconia and which contains a kind at least can be used.

[0052] As a glass component, the thing which was chosen from the group of

borosilicate glass, lead borosilicate glass, hoe silicic-acid barium glass, hoe silicic-acid strontium glass, HOUKEI acid zinc glass, and HOUKEI acid potassium glass and which contains a kind at least can be used. As for the content of a glass component, it is desirable that it is 50% or more in the volume ratio to the whole compound constituent product. Especially, 60 - 70% of range is the optimal at a volume ratio.

[0053] The reinforcement layer 12 is united with the insulating layer 11 in the opposite side in the front face 10 of an insulating layer 11. The reinforcement of a substrate 1 is securable, making an insulating layer 11 thin by having the reinforcement layer 12 mentioned above. Although the reinforcement layer 12 may be the thing of the different quality of the material, it is [an insulating layer 11] desirable to consider as this quality of the material from a viewpoint of unification of a manufacture process.

[0054] Drawing 2 is drawing having shown the condition of having carried the electronic parts shown in drawing 1 in the mother board 70. the electronic parts built over this invention so that it may illustrate -- Cu-Ag -- a conductor -- the field in which the conductor pattern 2 which becomes by the film 20 was formed is opposed to the loading side 73 of a mother board 70, and it is carried on the mother board 70. Melting of the external connection electrode 51 and the solder layers 81 and 82 prepared on 52 is carried out by heat treatment of a solder reflow etc. on the electrode 71 on a mother board 70, and 72. Thereby, the electrodes 71 and 72 prepared on the external connection electrodes 51 and 52 of electronic parts and a mother board 70 are connected electrically and mechanically.

[0055] The decomposition perspective view of the low pass filter (Low Pass Filter Following LPF is called) which is the example of the electronic parts which drawing 3 requires for this invention, the sectional view where drawing 4 met four to 4 line of drawing 3 , the sectional view where drawing 5 met five to 5 line of drawing 3 , the sectional view where drawing 6 met six to 6 line of drawing 3 R> 3, and drawing 7 show the representative circuit schematic of LPF shown in

drawing 3 - drawing 6 . In drawing, the same reference mark is attached about the same component as the component illustrated by drawing 1 .

[0056] A conductor pattern 2 is equipped with the 1st capacitor electrode 204, the 2nd capacitor DIN electrode 205, the inductor electrode 203, and the terminal electrodes 201 and 202. the capacitor electrode 204 -- Cu-Ag -- a conductor -- it becomes by the film 20. Cu-Ag -- a conductor -- it adheres to the film 20 on the field 10 where the insulating layer 11 which constitutes a substrate 1 was ground.

[0057] the inner conductor 30 which the substrate 1 consists of multilayer substrates and uses silver as a principal component inside the multilayer substrate 1, and a through hole -- it has the conductor 31. the through hole where an inner conductor 30 uses silver as a principal component -- Cu-Ag which was drawn by the front face of a substrate 1 through the conductor 31, and was formed in the front face -- a conductor -- it connects with the film 20. thus, the inner conductor 30 which uses silver as a principal component and a through hole -- a conductor 31 -- Cu-Ag -- a conductor -- since the film 20 will be contacted, the electric open circuit by liquid-phase-izing between the dissimilar metals which had become a problem conventionally is not produced

[0058] As for the capacitor electrode 205, the end is connected to the terminal electrode 201. a coil -- the conductor 203 has the spiral-like pattern and the periphery edge is connected to the terminal electrode 201 with the end of the capacitor electrode 205.

[0059] the capacitor electrode 205 and a coil -- a conductor 203 and the terminal electrodes 201 and 202 -- the capacitor electrode 204 -- the same -- Cu-Ag -- a conductor -- it becomes by the film 20. Cu-Ag -- a conductor -- it adheres to the film 20 on the field 10 of the insulating layer 11 which constitutes a substrate 1. therefore, not only the capacitor electrode 204 but the capacitor electrode 205 and a coil -- few good conductor patterns of RF loss of even a frequency band also with expensive conductor 203 and terminal electrodes 201 and 202 can be obtained.

[0060] The conductor pattern 2 is covered with the insulator layer 4. The front

face of an insulator layer 4 adheres to the conductor pattern 50 which uses copper as a principal component. A conductor pattern 50 has the capacitor electrodes 501-503 and the external connection electrodes 51-54. The capacitor electrode 501 sandwiches an insulator layer 4 in between, and counters with the capacitor electrode 205 which constitutes a conductor pattern 2. The capacitor 501 has flowed in the external connection electrode 52. The capacitor electrodes 502 and 503 separated spacing mutually, and the front face of an insulator layer 4 adhered to them, and they have countered common to the capacitor electrode 204 which constitutes a conductor pattern 2. With the capacitor electrode 501, the capacitor electrode 502 has flowed in the external connection electrode 52. The capacitor electrode 503 is connected to the external connection electrode 51. [0061] the external connection electrode 52 -- a lead -- a conductor 504 -- having -- **** -- a lead -- the hole 45 with which the conductor 504 was formed in the insulator layer 4 -- letting it pass -- a coil -- it connects with the inner circumference edge of a conductor 203. thereby -- a coil -- a conductor 203 is connected to the external connection electrode 52.

[0062] The external connection electrode 51 lets the through tube 41 prepared in the insulator layer 4 pass, and is connected to the terminal electrode 201 of a conductor pattern 2, and the external connection electrode 52 is connected to the terminal electrode 202 of a conductor pattern 2 through a through tube 42. The external connection electrodes 53 and 54 are connected to the capacitor electrode 204 which constitutes a conductor pattern 2 by the through tubes 43 and 44 prepared in the insulator layer 4.

[0063] Drawing 7 shows the electrical circuit of LPF shown in drawing 3 - drawing 6 . In drawing 7 , a capacitor C1 is acquired with the capacitor electrode 205 and the capacitor electrode 501 which counter on both sides of an insulator layer 4. A capacitor C2 is acquired with the capacitor electrode 204 and the capacitor electrode 503 which counter on both sides of an insulator layer 4. A capacitor C3 is acquired with the capacitor electrode 204 and the capacitor electrode 502 which counter on both sides of an insulator layer 4. an inductance L1 -- a coil -- it

generates with a conductor 203. According to drawing 3 - drawing 6 , small LPF is obtained so that clearly from the circuit diagram of drawing 7 $R > 7$.

[0064] Drawing 8 is drawing showing the condition of having carried the electronic parts shown in drawing 3 - drawing 7 in the mother board 70. The electronic parts 9 concerning this invention oppose the front face of an insulator layer 6 to the loading side 73 of a mother board 70, and are carried on the mother board 70 so that it may illustrate. The electrodes 71 and 72 prepared on the external connection electrodes 53 and 54 of electronic parts 9 and a mother board 70 are connected electrically and mechanically by the solder layers 81 and 82. Furthermore, since the inner conductor 30 formed in the interior of a substrate 1 serves as an earth electrode, it is possible to shield an LPF circuit from the electromagnetic-like effect added from the external world. The solder layers 81 and 82 can be made to be able to adhere beforehand on the external connection electrode 51-54, and can carry out melting by heat treatment of a solder reflow etc. on the electrode 71 on a mother board 70, and 72.

[0065] At the actual high-frequency circuit section of a device, it is a wrap about the whole high frequency circuit section by metal shielding covering. It is the components carried in the RF circuit section in that case, and since the components with which the top-face side of loading components is not shielded with GND potential are influenced of the GND potential of said shielding covering, frequency characteristics change. This inclination becomes remarkable as a frequency becomes high. According to the electromagnetic-like shielding structure shown in an example, the above-mentioned phenomenon is avoidable.

[0066] Next, the manufacture approach of the electronic parts concerning this invention is explained with reference to drawing 9 - drawing 20 . The flow chart and drawing 1010 showing the production process of the electronic parts which drawing 9 requires for this invention - drawing 20 are drawings showing each process shown in drawing 9 . Hereafter, the sequence of a process is explained with reference to drawing 9 , and the detail of each process is explained with reference to drawing 10 - Fig. 2020 .

[0067] The sheet for a substrate is fabricated in a <sheet forming cycle> sheet forming cycle using dielectric materials. If conductive paste is printed and dielectric materials can be formed by the conductor pattern by baking, there will be no limit like an ingredient. An example explains as a thing using silver and the dielectric materials in which coincidence baking is possible.

[0068] Moreover, when obtaining the electronic parts used with the RF band which exceeds 1GHz, it is desirable for specific inductive capacity to use ten or less dielectric materials preferably 15 or less. The reason is that it will become impossible to disregard the stray capacity between the conductor patterns formed, and will follow difficulty on a pattern design with the above RF bands if specific inductive capacity is too large. Good [to processing mentioned later / of cutting ability] is required for a substrate. Therefore, the compound constituent of dielectric materials which used the glass ingredient as the base material and mixed the ceramic ingredient as the aggregate is the optimal.

[0069] As an example of dielectric materials, for example An alumina (epsilon^{**10}), a magnesia (epsilon^{**9}), A spinel (epsilon^{**9}), a silica (epsilon^{**4}), a mullite (epsilon^{**6.5}), What is necessary is for there to be forsterite (epsilon^{**6}), a steatite (epsilon^{**6}), cordierite (epsilon^{**5}), a zirconia (epsilon^{**10}), etc., and just to choose one or more kinds from these groups suitably, corresponding to specific inductive capacity (epsilon_r), burning temperature, etc.

[0070] As for especially the content of the glass in the dielectric materials which become with a compound constituent, it is desirable that it is 60 - 70% 50% or more at the rate of the volume. Content of glass cannot become being said under range easily with a compound constituent, and reinforcement and a moldability fall. Moreover, as for a glass ingredient, it is desirable to have the specific inductive capacity of the ceramic ingredient which is the aggregate, and equivalent extent. As an example, things generally used as a glass frit, such as hoe potassium-silicate glass, borosilicate glass, lead borosilicate glass, hoe silicic-acid barium glass, hoe silicic-acid strontium glass, and HOUKEI acid zinc

glass, are mentioned, and here potassium-silicate glass, lead borosilicate glass, and here silicic-acid strontium glass are suitable especially. As an example of a presentation of glass, the example not more than PbO :30 % of the weight can be raised CaO , SrO , BaO , and 2:50 - 65 % of the weight of SiO_2 , B_2O_3 :5 - 15 % of the weight of aluminum, less than [B_2O_3 :8 % of the weight], and : [1-4 sorts of] 15 to 40% of the weight of MgO . In the above-mentioned presentation, one or more sorts chosen from Bi_2O_3 , TiO_2 and ZrO_2 , and Y_2O_3 may contain with 5 or less % of the weight of content further.

[0071] As the sheet manufacture approach, the green sheet method is desirable. By the green sheet method, the particle and glass frit of a ceramic are mixed and vehicles, such as a binder and a solvent, are added to this, and these are kneaded, it considers as a paste (slurry), and predetermined number-of-sheets production of the green sheet with a thickness of about 0.05-0.5mm is preferably carried out with a doctor blade method, an extrusion process, etc., using this paste. In this case, as for the particle size of glass, it is [about 0.1-5 micrometers and the ceramic particle of the aggregate] desirable that it is about 1-8 micrometers. What is necessary is just to choose from solvents, such as binders, such as acrylic resin, such as ethyl cellulose, a polyvinyl butyral, and methacrylic resin, butyl methacrylate, ethyl cellulose, a terpeneol, and butyl carbitol, other various distributed material, an activator, a plasticizer, etc. suitably as a vehicle according to the purpose. The sheets 11,101-105 of drawing 10 show the green sheet obtained by doing in this way.

[0072] At a <sheet punching process> sheet punching process, a through hole is formed to the green sheet obtained by the sheet forming cycle using a punching-machine metallurgy mold press.

[0073] <inner conductor presswork> inner conductor presswork -- a green sheet top -- for example, screen printing -- an inner conductor and a through hole -- a conductor is formed. in drawing 10 , an inner conductor 30 prints on the front face of a green sheet 105 -- having -- **** -- a sheet 11 -- a through hole -- the conductor 31 is formed. the through hole of a green sheet 11 -- a conductor 31 is

formed forming a through hole land pattern (after-mentioned), simultaneously by being filled up with conductive paste in a through hole. That which mixed silver dust and a glass frit, added the same vehicle as the above to this as conductive paste, and kneaded and slurred these is desirable. In this case, as for the content of silver dust, it is desirable that it is about 80 - 95 % of the weight. Moreover, as for the mean particle diameter of a conductive particle, it is desirable that it is about 1.01-5 micrometers.

[0074] In a <laminating and heat press process> laminating and a heat press process, a laminating is carried out in sequence as shows the green sheets 101-105 pass each process mentioned above to drawing 10 . and the thing for which a heat press is performed by 40-120 degrees C and about two 50 - 1000 Kgf/cm -- green sheet 101- the layered product by 105 and 11 is obtained. In order to adjust the thickness of the whole substrate, the laminating of the green sheets 101-104 which are not printed at all is carried out, and the number of sheets etc. is arbitrary.

[0075] A debinder process is given, the binder which exists in a layered product is removed by heat treatment, and further, preferably, the layered products pass the <debinder and baking process> laminating and the heat press process are 850-900-degree C temperature conditions still more preferably, and are calcinated by holding about about 10 minutes about 800-1000 degrees C 1000 degrees C or less. Drawing 11 R> 1 shows the layered product after passing through a debinder and a baking process, and the multilayer substrate which has an inner conductor 30 between the reinforcement layer 12 which becomes by one sintering of green sheets 101-105, and an insulating layer 11 is obtained. an insulating layer 11 -- a through hole -- the conductor 31 is formed. a through hole -- the end has connected with an inner conductor 30 and the conductor 31 has connected the other end to the through hole land pattern 32 in the front face of an insulating layer 11.

[0076] here -- an inner conductor 30 and a through hole -- since a conductor 31 uses silver as a principal component as mentioned above, it can be calcinated in

air and can remove the binder in a substrate easily. Although the carbon contained in a binder has the property which is easy to remain in a substrate, when it calcinates in air, it is because it is easy to process carbon by the oxygen in air as carbon dioxide gas. And since baking in nitrogen-gas-atmosphere is unnecessary, the maintenance of the ambient atmosphere of a firing furnace is easy.

[0077] Curvature has produced the multilayer substrate (drawing 11) pass the <multilayer substrate polish process> baking process in the whole substrate according to the baking process. Since the conductor pattern formed in the substrate front face of the electronic parts concerning this invention forms with the photolithography technique mentioned later, the precision of a conductor pattern is influenced by the smoothness of a substrate. That is, for the reason, adhesion with a photo mask needs to be required, a photoresist needs to be applied to homogeneity, or light needs to be irradiated by homogeneity. At a multilayer substrate polish process, surface polish (wrapping) of a substrate is performed and the curvature of the whole substrate is removed.

[0078] Here, a multilayer substrate becomes with the compound constituent of glass and a ceramic, and since cutting ability is good, it can be wrapped easily. The curvature of the whole multilayer substrate is lost by this, and the smooth nature on the front face of a substrate also becomes good. Drawing 12 shows the multilayer substrate after polish. the front face 10 of a multilayer substrate is ground and the through hole land pattern 32 which suited the field 10 is removed -- having -- the through hole of an area smaller than the through hole land pattern 32 -- a conductor 31 can be exposed to a field 10. Therefore, when designing the circuit pattern in the front face of a multilayer substrate, a degree of freedom becomes large.

[0079] < front face -- a conductor -- the Cu-Ag conductive paste which copper was used [conductive paste] as the principal component and made silver contain to the whole abbreviation surface of the front face to the multilayer substrate which the multilayer substrate polish process ended as shown in

presswork >, next drawing 13 -- applying -- Cu-Ag -- a conductor -- the film 20 is formed. Cu-Ag conductive paste mixes Cu fine particles, Ag fine particles, a glass frit, and a binder, and is coating-ized. The content of the silver contained in Cu-Ag conductive paste is 0.3 - 30wt%, when total with the copper in Cu-Ag conductive paste and silver is made into 100wt(s)%.

[0080] There is no limit about the approach of applying conductive paste.

Although a typical example is screen printing, a multilayer substrate can use the spin coat which trickles and applies conductive paste, rotating a multilayer substrate, since smoothness is acquired by polish. Cu-Ag which has the target film thickness by repeating desiccation of spreading and a paint film and performing it since conductive paste cannot be thickly applied at once on a spin coat in that case -- a conductor -- it is desirable to obtain the film 20.

[0081] thus, a substrate 1 top -- Cu-Ag conductive paste -- a printing means etc. -
- applying -- Cu-Ag -- a conductor -- the case where a thin film technology and a wet plating technique are applied since the film 20 is formed -- Cu-Ag -- a conductor -- the film 20 can be formed thickly easily. For this reason, in a RF band, the small conductor pattern of real resistance loss is obtained. Especially in case a curled form coil pattern (refer to drawing 3) is formed, in a RF band, the high coil of Q can be obtained by forming the whorl pattern which goes inside from an outside with the printing means mentioned above, and forming further the terminal electrode connected to the inside and the outside of a whorl pattern with the application of a thin film technology or wet plating techniques, such as vacuum evaporation and a spatter.

[0082] Moreover, the glass frit is added in order to raise bond strength with a substrate 1 into conductive paste generally. Moreover, the conductor by conductive paste can thicken the thickness easily like the above-mentioned. For this reason, sufficient bond strength can be obtained to a mother board etc.

[0083] Cu-Ag of which <desiccation / baking process> spreading was done -- a conductor -- desiccation, a debinder, and baking are performed to the film 20. Cu-Ag applied on the multilayer substrate front face of the electronic parts

concerning this invention -- a conductor -- since the film 20 makes copper the subject, it performs a debinder and baking in nitrogen or neutral atmosphere. Although there is relation with firing time about burning temperature, in a 650-850-degree C temperature requirement, it is set as suitable temperature.

[0084] In this process, liquid phase-ization is produced in the contact part of the inner conductor 30 which becomes with the silver prepared in the substrate 1 at the time of baking of Cu-Ag conductive paste, and Cu-Ag conductive paste.

However, in Cu-Ag conductive paste, since the copper component and the silver component are distributing widely, liquid phase-ization produced at the time of baking of Cu-Ag conductive paste is produced between the inner conductors 30 which become with the silver exposed on the whole Cu-Ag conductive paste applied on the substrate 1, and a substrate 1. For this reason, local liquid-phase-izing between the dissimilar metals of the copper which had become a problem from the former, and the inner conductor which becomes with silver, and the electric open circuit by it are not produced.

[0085] moreover -- although liquid phase-ization is caused at the time of baking, until [after liquid phase-ization starts] it liquid-phase-izes completely -- **** -- Cu-Ag which has fixed quality on the multilayer substrate 1 to some extent by setting up the burning-temperature conditions on which Cu-Ag conductive paste does not flow since there is a temperature requirement -- a conductor -- the film 20 can be formed.

[0086] And Cu-Ag conductive paste can make Cu sinter on low burning-temperature conditions compared with Cu paste used independently. That is, although Cu and Ag are alloyed by liquid phase-ization, the melting point itself falls in connection with it. For example, in the case of Cu-Ag conductive paste, although it is necessary to make it calcinate at about 900 degrees C in Cu paste, as mentioned above, baking becomes possible by the conditioning of the presentation ratio of a paste constituent, and setup of firing time in a 650-850-degree C temperature requirement. For this reason, while reducing the energy expenditure in connection with manufacture, the life of a firing furnace is

extensible.

[0087] moreover, the case where the multilayer substrate 1 is constituted from a compound constituent containing a ceramic component and a glass component - a conductor -- the inclination which the component of the multilayer substrate 1 softens, so that the temperature which calcinates the film is high -- it is -- a conductor -- it was easy to produce curvature in the multilayer substrate 1 after the film baking process. since the Cu-Ag conductive paste which can be calcinated by whenever [low-temperature] can be used in this invention -- a conductor -- the curvature of the multilayer substrate 1 generated in a film baking process can be made very small.

[0088] furthermore, the conductor which becomes by the Cu independent -- the case of the film -- the conductor of low resistance -- it is necessary to calcinate at the temperature of 900 degrees C or more to obtain the film temperature conditions [not more than this], for example, 600 degrees C, order -- sintering -- inadequate -- becoming -- a conductor -- resistance increases. on the other hand, Cu-Ag -- a conductor -- in the case of the film 20 (for example, the low temperature of 650-850 degrees C), it calcinates, and sinters nearly completely -- making -- a low conductor -- resistance is realizable.

[0089] Cu-Ag after baking -- a conductor -- since the front face of the film 20 is usually in the coarse condition -- after baking -- Cu-Ag -- a conductor -- it is desirable to perform polishes for mirror-plane-izing, such as buffing, on the front face of the film 20. thereby -- Cu-Ag -- a conductor -- the front face of the film 20 is graduated and it becomes possible to form a thin conductor pattern with high degree of accuracy.

[0090] it is shown in a <pattern formation process>, next drawing 14 -- as -- Cu-Ag -- a conductor -- a photolithography technique is applied to the film 20, and patternizing processing is performed so that it may become the target conductor pattern. if in charge of patternizing -- first -- Cu-Ag -- a conductor -- a photoresist is applied to all the front faces of the film 20. As the method of application, a spin coat method is desirable.

[0091] Next, it exposes by spacing the photo mask with which the target pattern was formed. Then, negatives are developed and the resist film is removed. Cu-Ag -- a conductor -- for example, chemical etching processing removes the part which the film exposed.

[0092] Cu-Ag used in this invention here -- a conductor -- Cu-Ag which the film 20 used Cu as the principal component, and was formed on the multilayer substrate 1 since silver was the presentation applied as an additive -- a conductor -- the film 20 can be etched using the common ferric chloride (FeCl_3) as an etching reagent of Cu. the etching reagent of a ferric chloride (FeCl_3) -- Cu-Ag -- a conductor -- there are few degrees which degrade the adhesive strength of a glass frit which is pasting up the film 20 on the substrate 1. for this reason, big Cu-Ag of adhesive strength -- a conductor -- the film 20 can be obtained. Therefore, the electronic parts concerning this invention become possible [considering as the loading components which have sufficient fixing reinforcement to a mother board, and do not have disappearance of the electrode by solder].

[0093] As shown in a <insulation layer forming process>, next drawing 15 , an insulator layer 4 is applied with the means of a spin coat etc. on the field in which the conductor pattern 2 was formed. Resin system ingredients [insulator layer / 4], such as a polyimide system and an epoxy system, are suitable. As said resin system ingredient, the ingredient which has photosensitivity is used preferably. If it is the resin system ingredient which has photosensitivity, the advantage that a highly precise pattern can be formed will be acquired by application of a photolithography technique.

[0094] < upper part -- a conductor -- as shown in formation process >, next drawing 16 , to an insulator layer 4, a photolithography technique is applied and pattern processing for degree process is performed. In drawing 16 , a reference mark 400 extracts and shows the pattern.

[0095] next, as shown in drawing 17 , copper is adhered on an insulator layer 4 using vacuum evaporation, a spatter, plating, etc. -- making -- copper -- a

conductor -- the film 5 is formed. copper -- a conductor -- the thickness of the film 5 is good at about 0.5-3 micrometers, and can use a spatter with comparatively early processing.

[0096] next, it is shown in drawing 18 -- as -- copper -- a conductor -- with the application of a photolithography technique, the target conductor pattern 50 is obtained on the film 5. the reference mark 500 of drawing 18 -- copper -- a conductor -- it kept being generated by pattern processing of the film 5, and the pattern is shown.

[0097] the insulator layer 4 by resin, such as polyimide as mentioned above, after forming a conductor pattern 2 by application of a photolithography technique on a substrate 1, and epoxy, -- forming -- a it top -- further -- vacuum evaporatio, a spatter, or wet plating -- copper -- a conductor -- the film 5 is formed. And since a photolithography technique is applied and the conductor pattern 50 by the copper film is formed again, multilayering of a conductor pattern is attained. For this reason, the miniaturized electronic parts can be obtained by multilayering.

[0098] As shown in a <protection stratification process>, next drawing 19 , a protective coat 6 is formed. The resin system described above as an ingredient of a protective coat 6 is desirable. The part corresponding to the terminal electrode which turns into an external connection electrode among protective coats 6 is removed. As the removal approach, a photolithography technique is applied and the approach etching removes a garbage is suitable. However, since an external connection electrode serves as a comparatively large-sized pattern compared with the pattern formed on the substrate, it may be formed with screen printing.

[0099] As shown in a <individual division process>, next drawing 20 , it divides along with cutting-plane-line X1-X1, and divides into each electronic parts. Since a substrate is a glass ceramic substrate at this time, a dicing saw etc. can divide easily. The electronic parts concerning this invention are completed by the above.

[0100] In the above-mentioned example, although explained taking the case of LPF, this invention is applicable to various functional parts, such as various filters,

such as a band pass filter, a high-pass filter, and a band elimination filter, a coupler, and a phase shifter, and the composite part of each of said function. Moreover, it is also possible to apply to the discrete part of single functions, such as a coil and a capacitor.

[0101]

[Effect of the Invention] According to this invention, the following effectiveness can be acquired as explained above.

(a) wiring inside a substrate, and the conductor formed in a substrate front face -- the electronic parts which can avoid the electric open circuit between film, and its manufacture approach can be offered.

(b) For example, the possible electronic parts and its manufacture approach of baking can be offered at 650-850-degree C low temperature.

(c) The electronic parts which may reduce the curvature of the substrate after baking, and its manufacture approach can be offered.

(d) the conductor formed in a substrate front face -- the electronic parts which can patternize the film, without degrading adhesive strength, and its manufacture approach can be offered.

(e) a conductor -- the low conductor of resistance -- the electronic parts which have the film, and its manufacture approach can be offered.

[Translation done.]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the sectional view of the electronic parts concerning this invention.

[Drawing 2] It is the sectional view showing the mounting condition of the electronic parts shown in drawing 1 .

[Drawing 3] It is the decomposition perspective view showing LPF as an example of the electronic parts concerning this invention.

[Drawing 4] It is the sectional view which met four to 4 line of drawing 3 .

[Drawing 5] It is the sectional view which met five to 5 line of drawing 3 .

[Drawing 6] It is the sectional view which met six to 6 line of drawing 3 .

[Drawing 7] It is the representative circuit schematic of LPF shown in drawing 3 - drawing 6 .

[Drawing 8] It is the fragmentary sectional view showing the condition of having mounted LPF shown in drawing 3 - drawing 7 in the mother board.

[Drawing 9] It is the flow chart which shows the production process of the electronic parts concerning this invention.

[Drawing 10] It is drawing showing the production process of the electronic parts concerning this invention.

[Drawing 11] It is drawing showing the production process after the production process shown in drawing 10 .

[Drawing 12] It is drawing showing the production process after the production process shown in drawing 11 .

[Drawing 13] It is drawing showing the production process after the production process shown in drawing 12 .

[Drawing 14] It is drawing showing the production process after the production process shown in drawing 13 .

[Drawing 15] It is drawing showing the production process after the production

process shown in drawing 14 .

[Drawing 16] It is drawing showing the production process after the production process shown in drawing 15 .

[Drawing 17] It is drawing showing the production process after the production process shown in drawing 16 .

[Drawing 18] It is drawing showing the production process after the production process shown in drawing 17 .

[Drawing 19] It is drawing showing the production process after the production process shown in drawing 18 .

[Drawing 20] It is drawing showing the production process after the production process shown in drawing 19 .

[Description of Notations]

1 Substrate

11 Insulating Layer

10 Ground Field

12 Reinforcement Layer

2 Conductor Pattern

20 Cu-Ag -- Conductor -- Film

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

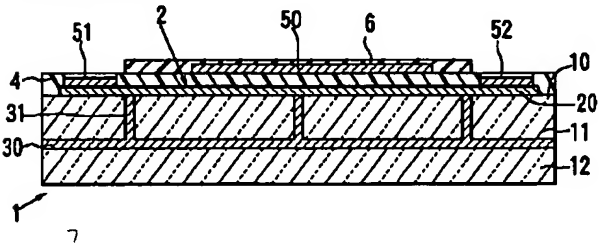
1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

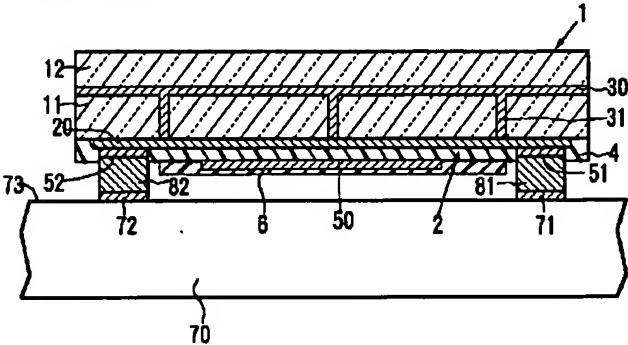
3.In the drawings, any words are not translated.

DRAWINGS

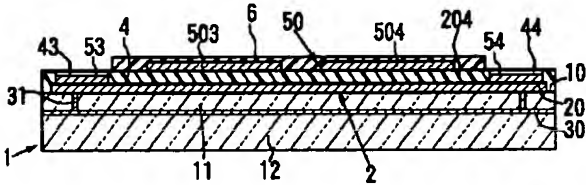
[Drawing 1]



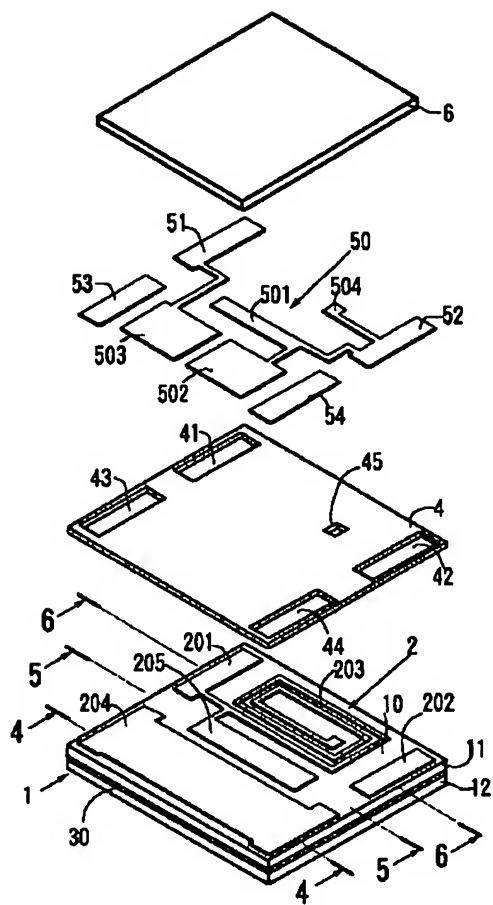
[Drawing 2]



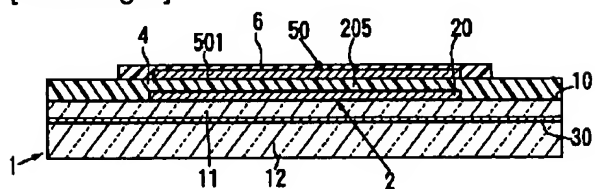
[Drawing 4]



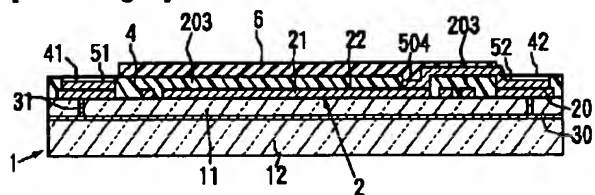
[Drawing 3]



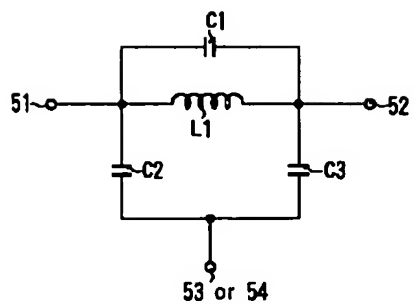
[Drawing 5]



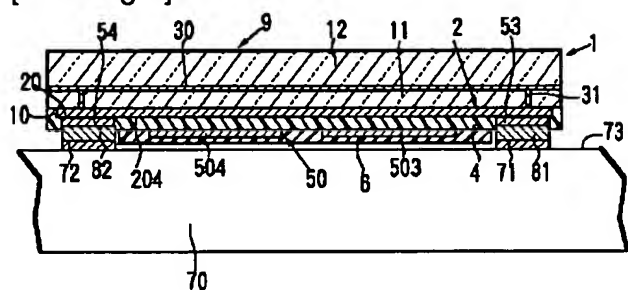
[Drawing 6]



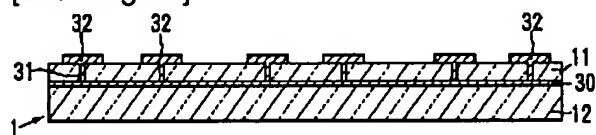
[Drawing 7]



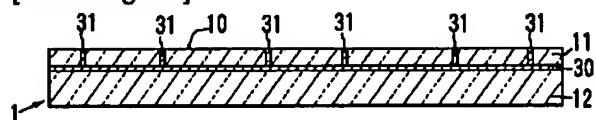
[Drawing 8]



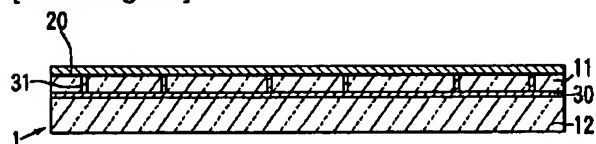
[Drawing 11]



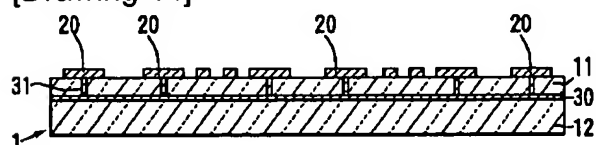
[Drawing 12]



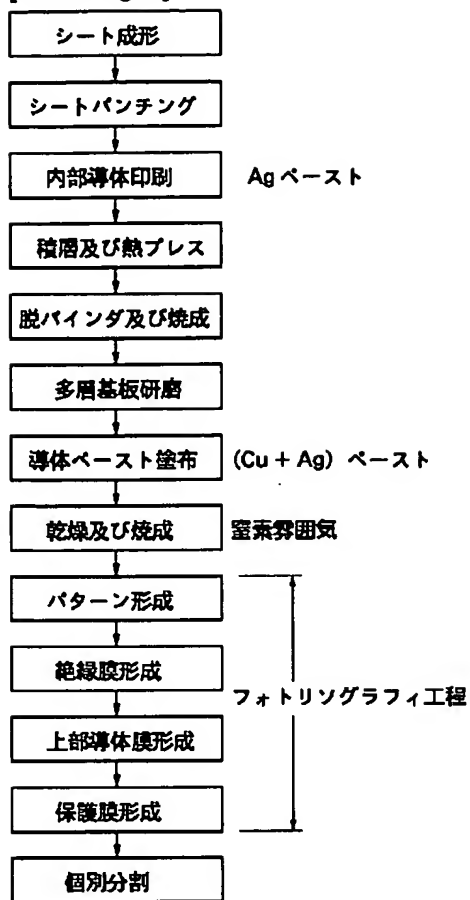
[Drawing 13]



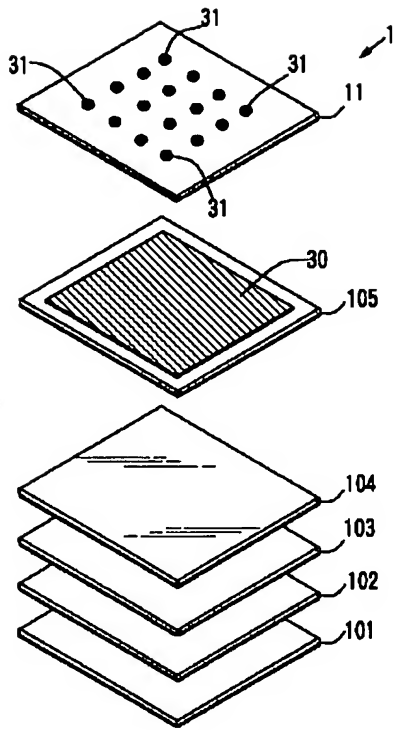
[Drawing 14]



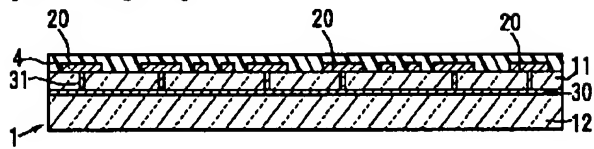
[Drawing 9]



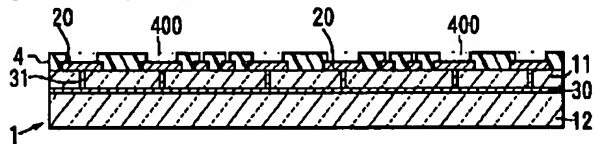
[Drawing 10]



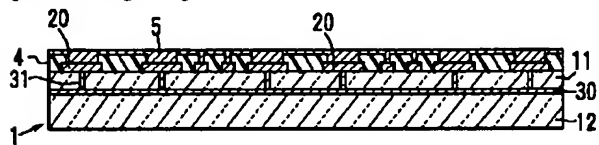
[Drawing 15]



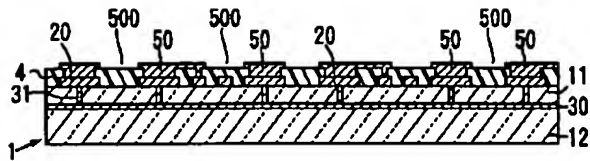
[Drawing 16]



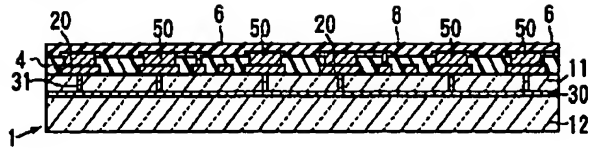
[Drawing 17]



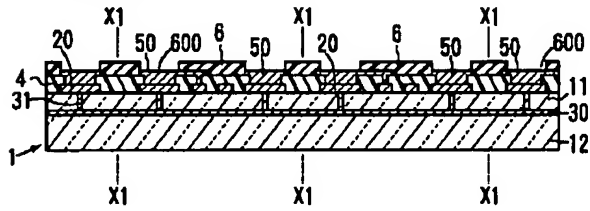
[Drawing 18]



[Drawing 19]



[Drawing 20]



[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-273997

(43) 公開日 平成11年(1999)10月8日

(51) Int.Cl. ⁸	識別記号	F I
H 0 1 G 4/40		H 0 1 G 4/40 3 2 1 A
H 0 1 F 17/00		H 0 1 F 17/00 A
H 0 1 P 3/08		H 0 1 P 3/08
11/00		11/00 F
H 0 5 K 1/03	6 1 0	H 0 5 K 1/03 6 1 0 B
審査請求 未請求 請求項の数15 O L (全 14 頁) 最終頁に続く		

(21) 出願番号 特願平10-69116

(22) 出願日 平成10年(1998)3月18日

(71) 出願人 000003067

ティーディーケイ株式会社

東京都中央区日本橋1丁目13番1号

(72) 発明者 林 克彦

東京都中央区日本橋1丁目13番1号 ティーディーケイ株式会社内

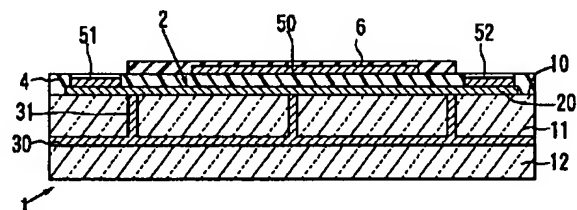
(74) 代理人 弁理士 阿部 美次郎

(54) 【発明の名称】 電子部品及びその製造方法

(57) 【要約】

【課題】 基板内部の配線と、基板表面に形成される導体との間の電氣的断線を回避でき、しかも低温焼成可能な電子部品を提供する。

【解決手段】 基板1は、内部導体30を有しており、内部導体30は導体パターン2に接続される配線導体を構成する。導体パターン2はCu-Ag導体膜20を含み、回路要素を構成する。Cu-Ag導体膜20は基板1上に付着されている。



【特許請求の範囲】

【請求項1】 基板と、導体パターンとを含む電子部品であって、

前記基板は、その内部に内部導体を有しており、前記内部導体は前記導体パターンに接続される配線導体を構成しており、

前記導体パターンは、銅を主成分とし、銀を含有する導体膜でなり、回路要素を構成しており、

前記導体膜は、前記基板上に付着されている電子部品。

【請求項2】 請求項1に記載された電子部品であって、

前記内部導体は、銀を主成分とする電子部品。

【請求項3】 請求項1または2の何れかに記載された電子部品であって、

前記導体膜に含まれる前記銀の含有量は、前記銅と銀との総和を100wt%としたとき、0.3~30wt%である電子部品。

【請求項4】 請求項1に記載された電子部品であって、

前記基板は、セラミック成分及びガラス成分を含む複合組成物でなる電子部品。

【請求項5】 請求項4に記載された電子部品であって、

前記基板は、研磨された面を有しており、

前記導体膜は、前記研磨された前記面に付着されている電子部品。

【請求項6】 請求項4に記載された電子部品であって、

前記セラミック成分は、アルミナ、マグネシア、スピネル、シリカ、ムライト、フォーステライト、ステアタイト、コージュライト、ストロンチウム長石、石英、ケイ酸亜鉛及びジルコニアの群から選ばれた少なくとも一種を含む電子部品。

【請求項7】 請求項4に記載された電子部品であって、

前記ガラス成分は、ホウケイ酸ガラス、鉛ホウケイ酸ガラス、ホウケイ酸バリウムガラス、ホウケイ酸ストロンチウムガラス、ホウケイ酸亜鉛ガラス及びホウケイ酸カリウムガラスの群から選ばれた少なくとも一種を含む電子部品。

【請求項8】 請求項1に記載された電子部品であって、

更に、絶縁層と、別の導体パターンとを有しており、

前記絶縁層は、前記導体パターンを覆っており、

前記別の導体パターンは、前記絶縁層によって支持されている電子部品。

【請求項9】 請求項8に記載された電子部品であって、

前記別の導体パターンは、銅を主成分と導体膜でなる電子部品。

【請求項10】 請求項9に記載された電子部品であって、

前記別の導体パターンは、外部接続用の外部接続電極を含む電子部品。

【請求項11】 請求項10に記載された電子部品であって、

前記外部接続電極は、表面に半田層を有する電子部品。

【請求項12】 請求項1に記載された電子部品であって、

前記受動回路は、インダクタ、キャパシタまたは抵抗の少なくとも1つを含む電子部品。

【請求項13】 請求項1に記載された電子部品であって、

前記受動回路は、フィルタ、カプラまたは移相器等の回路を構成する電子部品。

【請求項14】 請求項1乃至13の何れかに記載された電子部品の製造方法であって、

前記基板上に、銅を主成分とし銀を含有する導体ペーストを塗布し、乾燥、脱バインダ及び焼成等の処理を行って導体膜を形成し、

前記導体膜にフォトリソグラフィ技術を適用することにより、前記導体パターンを形成する工程を含む電子部品の製造方法。

【請求項15】 請求項14に記載された電子部品の製造方法であって、

焼成後に前記導体膜の表面をバフ研磨する工程を含む電子部品の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電子部品及びその製造方法に関する。本発明に係る電子部品は、例えば、携帯電話、自動車電話等の無線機器、或いはその他各種通信機器等の分野において利用される表面実装電子部品として好適なものである。

【0002】

【従来の技術】この種の電子部品において、高密度配線を実現する手段として、従来より、多層配線構造が採用されてきた。多層配線構造を開示した先行技術文献としては、例えば特公平3-78798号公報や特許第2614778号公報等が知られている。これらの公知文献は、ガラスとセラミックとの複合組成物でなるガラス-セラミック材料を用いた低温焼成多層基板を開示している。多層基板の内部には、銀を主体とした導体が形成されており、その表面には銅による配線パターンが形成されている。この先行技術では、多層基板の内部に銀を主体とした導体を形成してあるので、セラミック多層基板を形成する際、脱バインダの促進に有効な空气中焼成が可能である。また、多層基板の表面に銅による配線パターンを形成してあるので、多層基板の表面におけるシルバマイグレーション、及び、半田食われを阻止できる

と共に、導電性の高い配線パターンを構成できるという利点がある。

【0003】多層基板の製造に当たっては、ガラス及びセラミック材料を樹脂系バインダ中で混合してシート化し、前記シートに対し、銀を主体とし、ガラスフリット及びバインダを用いて塗料化した導体ペーストをスクリーン印刷法等で塗布して配線パターンを形成する。次に、前記配線パターンの形成されたシートを積層し、積層体を熱プレスして一体化する。次に、熱処理により、バインダ（シート中の樹脂分）を除去すると共に、ガラスセラミック材料と銀を主体とした導体と同時に焼結させる。これにより、多層基板の内部に、銀を主成分とした焼結導体膜による配線を有する多層配線構造が得られる。銀を主成分とした焼結導体膜は、その内部に含まれるガラスフリットにより基板に強固に密着する。

【0004】次に、多層基板の表面に銅を主成分とした配線パターンを形成する。この配線パターン形成方法については、上記2件の公知例では多少異なる。前者は、スクリーン印刷法等を適用して、多層基板上に銅ペーストを塗布し、その後、還元雰囲気中で導体を焼結させる方法を開示している。後者は、多層基板上に先ず無電解メッキでニッケルを付着させ、その後電解メッキにより銅を付着させる。そして、銅メッキ膜を、フォトリソグラフィ技術を用いて、パターン化する方法を開示している。

【0005】

【発明が解決しようとする課題】上述した従来技術のうち、セラミック多層基板の内部に、銀を主成分とする導体を形成し、表面に銅を主成分とする導体パターンを、厚膜印刷法の適用により形成する技術には、前述したような利点があるけれども、次のような解決しなければならない問題点も抱えている。

【0006】まず、多層基板の内部の配線は、スルーホール等を通して、基板表面に露出させ、表面に形成される導体と接続する必要がある。ところが、内部の配線として銀を使用し、表面に銅を主成分とする銅ペーストを厚膜印刷した場合、露出した銀の導体と基板表面に形成された銅ペーストとが接触することになる。この状態で銅ペーストを焼結させた場合、銅と銀の接触部では600℃を越える温度で、相互の原子同士が拡散し合い、液相を生じる。この液相化により、銀と銅とを含む接触部が、焼成中に、周囲の銅パターンよりも極度に収縮する。この収縮のために、前記接触部と、その周囲にある銅パターンとの間に空隙が生じてしまう。

【0007】上記断線を回避するためには、600℃程度で焼結可能な銅ペーストを使用する必要がある。実際に、600℃程度で焼結可能な銅ペーストも存在する。しかし、銅ペーストは900℃程度で焼成されるものが一般的であり、しかも、900℃以上で焼成する銅ペーストの方が、600℃程度で焼結可能な銅ペーストより

も、高い周波数帯まで高周波損失の少ない良好な導体を形成できる。換言すれば、600℃程度で焼結可能な銅ペーストを用いた場合は、基板内部の銀による配線と、基板表面に形成される銅による導体との間の電氣的断線を回避することは可能であるが、高い周波数帯まで高周波損失の少ない良好な導体を得ることができない。

【0008】基板内部の銀による配線と、基板表面の銅による導体との間の電氣的断線及び高周波特性の劣化は、銅を用いることによって生じるものであるから、これ改善する手段として、基板表面に形成される導体をも、銀によって構成する手段が考えられる。しかしながら、銀は反応活性が高いため、周囲の環境により、導体パターン間の絶縁抵抗の低下、あるいはシルバーマイグレーションを発生させる危険性がある。

【0009】しかも、銀は半田中に拡散移行し易いため、マザーボード等と接続するために形成される外部接続電極が前述のように銀で形成されている場合、半田付けの際に外部接続電極が、溶解した半田中に拡散移行して消滅してしまう、いわゆる半田食われ現象を生じる可能性がある。

【0010】更に、銀を主成分とした焼結導体膜に対してエッチングを施し、導体パターンを形成する場合、前記焼結導体膜はガラスフリットにより基板に付着されているため、導体パターンの形成に当たっては、ガラスフリットを溶解させるエッチング液、例えば硝酸のような酸性系エッチング液を使用することができない。使用できるエッチング液として、現時点では、アンモニアと過酸化水素水との混合液か、青酸カリと過硫酸アンモニウムとを含む水溶液に限られる。ところが、アンモニアと過酸化水素水との混合液を用いた場合、エッチング速度が遅く、エッチング処理に長時間を要する上に、多量のエッチング液を必要とし、その上、酸素を放出するために、火気に注意して取り扱う必要があり、量産向けではない。青酸カリと過硫酸アンモニウムとを含む水溶液を用いたエッチング処理は、人体に対して極めて毒性の強いエッチング液を使用することになるので、作業者の安全性確保が極めて重要になると共に、エッチング液及びその材料の保管、維持、廃棄に厳重な管理が必要であり、これらに要するコストを考慮すると、量産には向きである。

【0011】上記のような厚膜印刷法によらず、メッキにより銅を付着させる方法を採用した場合は、一般的に、メッキプロセスでは、歪みを残しながらメッキ膜が形成されていくため、膜厚を10μm程度まで厚くすると、基板に対するメッキ膜の付着強度が低下し易くなる。導体膜の付着強度が低下すると、前述した外部接続電極を形成した場合、マザーボードに対する十分な固着強度を得ることが困難となる。

【0012】更に、メッキ膜を厚く形成する場合、基板表面全体に均一なメッキ膜厚を形成することが困難であ

り、メッキ膜に膜厚のばらつきを生じる。この膜厚のばらつきは、フォトリソグラフィ技術を用いて極細のラインパターンを形成する際、パターン成形精度を低下させる。一般にフォトリソグラフィ技術を用いたパターン形成精度は形成された導体表面の状態に大きく依存するからである。

【0013】本発明の課題は、基板内部の配線と、基板表面に形成される導体膜との間の電氣的断線を回避し得る電子部品及びその製造方法を提供することである。

【0014】本発明のもう一つの課題は、例えば650～850℃の低温で焼成の可能な電子部品及びその製造方法を提供することである。

【0015】本発明の更にもう一つの課題は、焼成後の基板の反りを低減させ得る電子部品及びその製造方法を提供することである。

【0016】本発明の更にもう一つの課題は、基板表面に形成される導体膜を、接着力を劣化させずにパターン化し得る電子部品及びその製造方法を提供することである。

【0017】本発明の更にもう一つの課題は、導体抵抗の低い導体膜を有する電子部品及びその製造方法を提供することである。

【0018】

【課題を解決するための手段】上述した課題を解決するため、本発明に係る電子部品は、基板と、導体パターンを含む。前記基板は、その内部に内部導体を有しており、前記内部導体は前記導体パターンに接続される配線導体を構成している。前記導体パターンは、銅を主成分とし、銀を含有する導体膜（以下Cu-Ag導体膜と称する）でなり、回路要素を構成する。前記Cu-Ag導体膜は、前記基板上に付着されている。

【0019】本発明に係る電子部品において、導体パターンはCu-Ag導体膜を含んでおり、Cu-Ag導体膜は基板上に付着されている。この構造は、多層基板に導体膜を形成する場合に、大きな利点をもたらす。即ち、多層基板を構成する場合、一般には、多層基板の内部に、銀を主成分とする配線を備える。この配線は、スルーホール等を通して基板の表面に露出させ、基板の表面に形成される導体膜と接続する。本発明において、導体パターンを構成するCu-Ag導体膜が基板上に付着されているから、基板の内部の配線として用いられる銀が、Cu-Ag導体膜と接触することになる。この場合、基板の内部配線として用いられる銀とCu-Ag導体膜との間に、液相化による電氣的断線が生じるのを回避することができる。

【0020】しかも、Cu-Ag導体ペーストの場合、ペースト組成物の組成比の条件設定により、900℃未満の温度、例えば650～850℃の低温で焼成が可能になる。このため、製造にかかわるエネルギー消費を低減すると共に、焼成炉の寿命を延長することができる。ま

た、低温で焼成可能なCu-Ag導体ペーストを用いることができるので、導体膜焼成工程において発生する多層基板の反りを極めて小さくすることができる。

【0021】更に、本発明において用いられるCu-Ag導体膜は、Cuを主成分とし、銀は添加物として加えた組成であるので、Cuのエッチング液として、Cu-Ag導体膜を基板に接着させているガラスフリットの接着力を劣化させる度合いが少ない塩化第二鉄(FeCl₃)を用いることができる。このため、接着力の大きなCu-Ag導体膜を得ることができる。

【0022】Cu単独でなる導体膜の場合、低抵抗の導体膜を得るには900℃以上の温度で焼成する必要がある。これ以下の温度条件、例えば600℃前後では、焼結が不十分になり導体抵抗が増大する。これに対して、Cu-Ag導体膜の場合、例えば650～850℃の低い温度で焼成することにより、ほぼ完全に焼結させ、低い導体抵抗を実現することができる。

【0023】Cu-Ag導体膜による上記効果は、添加される銀の含有量による影響を受ける。銀の好ましい含有量は、Cu-Ag導体膜中の銅と銀との総和を100wt%としたとき、0.3～30wt%である。

【0024】本発明において、導体パターンは受動回路を構成する要素として用いられる。導体パターンは、単独または他の構成要素と組み合わせられて必要な受動回路を構成する。受動回路は、具体的には、インダクタ、キャパシタまたは抵抗の少なくとも1つを含む。上述した受動回路は、単機能回路であってもよいし、それらのいくつかを組み合わせた機能回路を構成してもよい。組み合わせによる機能回路の代表例は、フィルタ、カップラまたは移相等の回路である。導体パターン及び他の構成要素は、目的とする受動回路に応じて、適宜選択される。

【0025】基板の内部導体として、銀を用いた場合、空气中で焼成可能であり、基板中のバインダを容易に除去することができる。バインダに含まれる炭素は、基板中に残存し易い性質を持つが、空气中で焼成した場合、炭素を、空気中の酸素により、炭酸ガスとして処理しやすいからである。しかも、窒素雰囲気中での焼成が必要ないため、焼成炉の雰囲気維持管理が容易である。

【0026】更に、内部導体が、銀を主成分とする場合、既に述べたように、基板の表面に付着されたCu-Ag導体膜との間で、焼成時の液相化現象による電極断線を生じさせない。

【0027】前記基板は、好ましくは、セラミック成分及びガラス成分を含む複合組成物である。更に好ましくは、前記基板は、研磨された面を有する。この場合、前記Cu-Ag導体膜は前記研磨された前記面に付着させる。本発明は、好ましいセラミック成分及びガラス成分の具体例を開示する。

【0028】更に、別の態様として、本発明に係る電子

部品は、絶縁層と、別の導体パターンとを有していてもよい。この場合、前記絶縁層は前記導体パターンを覆っており、前記別の導体パターンは前記絶縁層によって支持されている。更に具体的には、前記別の導体パターンは、銅を主成分とする導体膜である。かかる構造によれば、更に多層化を進め、より一層の小型化、及び、高機能化を達成できる。

【0029】本発明に係る電子部品は、通常、外部接続電極を含んでいる。この外部接続電極は前記絶縁層上に設けられる。前記外部接続電極は、表面に半田層を有していてもよい。

【0030】上述した電子部品を製造するため、本発明に係る製造方法では、前記基板上にCu-Ag導体ペーストを塗布し、乾燥、脱バインダ及び焼成等の処理を行ってCu-Ag導体膜を形成する。次に、前記Cu-Ag導体膜にフォトリソグラフィ技術を適用することにより、導体パターンを形成する。

【0031】かかる製造方法によれば、上述した利点を有する本発明に係る電子部品が得られることは明らかである。

【0032】本発明の他の目的、特徴及び利点については、実施例である添付図面を参照して、さらに詳しく説明する。図面は、単に、実施例を示すものに過ぎない。

【0033】

【発明の実施の形態】図1は本発明に係る電子部品の断面図である。図を参照すると、本発明に係る電子部品は、基板1と、導体パターン2とを含む。導体パターン2は、Cu-Ag導体膜20を含み、回路要素を構成する。Cu-Ag導体膜20は基板1上に付着されている。

【0034】図示された基板1は、多層基板で構成されており、多層基板1の内部に銀を主成分とする内部導体30が備えられている。内部導体30は、銀を主成分とするスルーホール導体31を通して基板1の表面に導出され、表面に形成されるCu-Ag導体膜20と接続されている。

【0035】かかる構造によれば、基板1の内部導体30として用いられる銀と、Cu-Ag導体膜20との間に液相化による電氣的断線が生じるのを回避することができる。即ち、Cu-Ag導体膜20は、銀でなる内部導体30を露出させた基板1上に、Cu-Ag導体ペーストを塗布し、焼成することによって形成される。この場合、Cu-Ag導体ペーストの焼成時に、基板1に設けられた銀でなる内部導体30と、Cu-Ag導体ペーストとの接触箇所において液相化を生じる。しかしながら、Cu-Ag導体ペースト中では、銅成分及び銀成分が広く分散しているため、焼成時に生じる液相化は、基板1上に塗布されたCu-Ag導体ペーストの全体と、基板1上に露出する銀でなる内部導体30との間で生じる。このため、従来から問題となっていた銅と、銀でな

る内部導体との異種金属間の局所的な液相化、及び、それによる電氣的断線を生じることがない。

【0036】また、焼成時に液相化を起こすといっても、液相化が始まってから完全に液相化するまでには、ある程度、温度範囲があるから、Cu-Ag導体ペーストが流動しない焼成温度条件を設定することにより、多層基板1上に、一定の品質を有するCu-Ag導体膜20を形成することができる。

【0037】しかも、Cu-Ag導体ペーストは、Cuを単独で用いたCuペーストに比べて、低い焼成温度条件で焼結させることができる。即ち、CuとAgは液相化により合金化するが、それに伴い融点自体も低下する。例えば、Cuペーストの場合、約900℃程度で焼成させる必要があるが、Cu-Ag導体ペーストの場合、ペースト組成物の組成比の条件設定により、900℃未満の温度、例えば650～850℃の低温で焼成が可能になる。このため、製造にかかわるエネルギー消費を低減すると共に、焼成炉の寿命を延長することができる。

【0038】CuまたはAgの単独でなる導体膜の場合、低抵抗の導体膜を得るには900℃以上の温度で焼成する必要がある。これ以下の温度条件、例えば600℃前後では、焼結が不十分になり導体抵抗が増大する。これに対して、Cu-Ag導体膜20の場合、例えば650～850℃の低い温度で焼成して、ほぼ完全に焼結させ、低い導体抵抗を実現することができる。

【0039】また、本発明においては、低温度で焼成可能なCu-Ag導体ペーストを用いることができるので、導体膜焼成工程において発生する多層基板1の反りを極めて小さくすることができる。

【0040】更に、本発明において用いられるCu-Ag導体膜20は、Cuを主成分とし、銀は添加物として用いる組成であるので、塩化第二鉄(FeCl₃)を用いて、エッチングすることができる。塩化第二鉄(FeCl₃)のエッチング液は、Cu-Ag導体膜20を基板1に接着させているガラスフリットの接着力を劣化させる度合いが少ないから、接着力の大きなCu-Ag導体膜20を得ることができる。

【0041】上述した作用効果は、後述する製造方法の説明の欄において、更に、詳しく説明する。

【0042】Cu-Ag導体膜に含まれる銀の含有量は、Cu-Ag導体膜中の銅と銀との総和を100wt%としたとき、0.3～30wt%である。この範囲では、上述した銀の添加効果が確実に得られると共に、シルバーマイグレーション、半田食われ現象を阻止することができる。銀の含有量が0.3wt%未満であると、銀の均一分散が困難になり、銀の添加効果が損なわれる。銀の含有量が30wt%を越えると、シルバーマイグレーション、半田食われ現象が顕著になると共に、Cu-Agの合金化による上記利点が損なわれる。

【0043】本発明において、導体パターン2は受動回路を構成する要素として用いられる。導体パターン2は、単独または他の構成要素と組み合わせられて必要な受動回路を構成する。受動回路は、具体的には、インダクタ、キャパシタまたは抵抗の少なくとも1つを含む。上述した受動回路は、単機能回路であってもよいし、それらのいくつかを組み合わせた機能回路を構成してもよい。組み合わせによる機能回路の代表例は、フィルタまたはカプラ等である。導体パターン2及び他の構成要素は、目的とする受動回路に応じて、適宜選択される。

【0044】実施例において、基板1は、内部導体30を有しており、内部導体30は導体パターン2に接続される配線導体を構成する。これにより、多層化された基板1を得ることができる。

【0045】更に、実施例に示された電子部品は、絶縁膜4と、別の導体パターン50とを有している。絶縁膜4は導体パターン2を覆っており、導体パターン50は絶縁膜4によって支持されている。導体パターン50は、銅を主成分とする導体膜である。かかる構造によれば、更に多層化を進め、より一層の小型化、及び、高性能化を達成できる。

【0046】更に、図示された電子部品は、外部接続電極51、52を含んでいる。この外部接続電極51、52は導体パターン50の上に設けられる。外部接続電極51、52は、表面に半田層を有していてもよい。半田層は、半田バンプまたは半田ブリコートを含む。

【0047】基板1は、好ましくは、セラミック成分及びガラス成分を含む複合組成物である。更に好ましくは、基板1は、研磨された面10を有する。Cu-Ag導体膜20は研磨された面10に付着させる。実施例において、基板1は、内部導体30を境界にして、絶縁層11と補強層12とに分けられており、研磨された面10は絶縁層11の表面に設けられている。基板1は、セラミック成分及びガラス成分を含む複合組成物である焼結体である。焼結体である基板1に、焼成による反りが発生していたとしても、この反りは研磨によって解消されており、このような反りのない面10にCu-Ag導体膜20である導体パターン2を形成することができる。このため、セラミック基板1を半導体製造技術に適應させ、フォトリソグラフィ工程において、高精度の導体パターン2を形成することが可能になる。よって、導体パターン2によって形成される各回路素子の定数値の精度を向上させると共に、小さなパターン領域で回路素子、及び、回路素子の集合体である機能回路を設計しうる。

【0048】しかも、セラミック成分及びガラス成分を含む複合組成物である絶縁層11は、ガラス成分とセラミック成分との混合比、成分等を適切に選択することにより、切削性、強度、表面の平滑性等をほぼ同時に満たすことができる。チップ化するためにダイシングソウ等

で個別に分割する場合でも、良好な切削性を確保し、量産性を向上させることができる。従って、基板1の焼成時に発生する全体の焼成反りや凹凸を、表面研磨によって容易に除去することができる。また、絶縁層11を構成する無機成分の種類または成分毎の含有量等の選択によって、表面の状態が平滑で、且つ、欠陥がなく、しかも反りの少ない絶縁層11を有する電子部品を得ることもできる。

【0049】セラミック成分及びガラス成分を含む複合組成物である絶縁層11は、セラミック単体またはガラス単体による絶縁層との対比において、欠陥が極めて少なく、且つ、平滑性を有する基板1とすることができる。また、セラミック成分を含有することにより、ガラス単体よりも強度が大きくなる。更に、ガラス単体の時よりも基板1の製造時の流動性が低下することにより、多層配線構造とすることができる。

【0050】セラミック成分及びガラス成分を含む複合組成物である絶縁層11は、セラミック成分単体を焼結させた場合に比べ、1000℃以下の比較的低温で、且つ、約10分程度の短い焼成温度保持時間で焼成が可能である。このため、セラミック成分単体を焼成させる場合に比べ、製造設備的にも安価であり、製造時間が短くなるため、量産性がよい。

【0051】絶縁層11を構成するためのセラミック成分としては、アルミナ、マグネシア、スピネル、シリカ、ムライト、フォルステライト、ステアタイト、コージュライト、ストロンチウム長石、石英、ケイ酸亜鉛及びジルコニアの群から選ばれた少なくとも一種を含むものを用いることができる。

【0052】ガラス成分としては、ホウケイ酸ガラス、鉛ホウケイ酸ガラス、ホウケイ酸バリウムガラス、ホウケイ酸ストロンチウムガラス、ホウケイ酸亜鉛ガラス及びホウケイ酸カリウムガラスの群から選ばれた少なくとも一種を含むものを用いることができる。ガラス成分の含有率は、複合組成物の全体積に対する体積比で50%以上であることが望ましい。特に、体積比で60~70%の範囲が最適である。

【0053】補強層12は絶縁層11の表面10とは反対側において、絶縁層11と一体化されている。上述した補強層12を有することにより、絶縁層11を薄くしつつ、基板1の強度を確保することができる。補強層12は、絶縁層11とは異なる材質のものであってもよいが、製造プロセスの一元化という観点からは、同材質とすることが望ましい。

【0054】図2は図1に示した電子部品をマザーボード70に搭載した状態を示した図である。図示するように、本発明に係る電子部品は、Cu-Ag導体膜20である導体パターン2の形成された面を、マザーボード70の搭載面73に向き合わせて、マザーボード70の上に搭載されている。外部接続電極51、52上に設けた

半田層81、82は、マザーボード70上の電極71、72上で半田リフロー等の熱処理により溶融させる。これにより、電子部品の外部接続電極51、52及びマザーボード70の上に設けられた電極71、72が電気的、機械的に接続される。

【0055】図3は本発明に係る電子部品の実施例であるローパスフィルタ(Low Pass Filter 以下LPFと称する)の分解斜視図、図4は図3の4-4線に沿った断面図、図5は図3の5-5線に沿った断面図、図6は図3の6-6線に沿った断面図、図7は図3～図6に示したLPFの等価回路図を示している。図において、図1に図示された構成部分と同一の構成部分については、同一の参照符号を付してある。

【0056】導体パターン2は、第1のコンデンサ電極204と、第2のコンデンサ電極205と、インダクタ電極203と、端子電極201、202とを備える。コンデンサ電極204は、Cu-Ag導体膜20でなる。Cu-Ag導体膜20は、基板1を構成する絶縁層11の研磨された面10の上に付着されている。

【0057】基板1は、多層基板で構成されており、多層基板1の内部に銀を主成分とする内部導体30及びスルーホール導体31が備えられている。内部導体30は、銀を主成分とするスルーホール導体31を通して基板1の表面に導出され、表面に形成されたCu-Ag導体膜20と接続されている。このように、銀を主成分とする内部導体30及びスルーホール導体31が、Cu-Ag導体膜20と接触することになるため、従来問題となっていた異種金属間の液相化による電氣的断線を生じることがない。

【0058】コンデンサ電極205は、一端が端子電極201に接続されている。コイル導体203は、スパイラル状パターンを有しており、外周端がコンデンサ電極205の一端と共に、端子電極201に接続されている。

【0059】コンデンサ電極205、コイル導体203及び端子電極201、202も、コンデンサ電極204と同様に、Cu-Ag導体膜20でなる。Cu-Ag導体膜20は基板1を構成する絶縁層11の面10の上に付着されている。従って、コンデンサ電極204のみならず、コンデンサ電極205、コイル導体203及び端子電極201、202も、高い周波数帯まで高周波損失の少ない良好な導体パターンを得ることができる。

【0060】導体パターン2は、絶縁膜4によって覆われている。絶縁膜4の表面には銅を主成分とする導体パターン50が付着されている。導体パターン50は、コンデンサ電極501～503と、外部接続電極51～54とを有する。コンデンサ電極501は、絶縁膜4を間に挟んで、導体パターン2を構成するコンデンサ電極205と対向する。コンデンサ501は外部接続電極52に導通されている。コンデンサ電極502及び503

は、互いに間隔を隔てて、絶縁膜4の表面に付着され、導体パターン2を構成するコンデンサ電極204に共通に対向している。コンデンサ電極502はコンデンサ電極501と共に、外部接続電極52に導通されている。コンデンサ電極503は外部接続電極51に接続されている。

【0061】外部接続電極52は、リード導体504を有しており、リード導体504は、絶縁膜4に設けられた孔45を通してコイル導体203の内周端に接続されている。これにより、コイル導体203が外部接続電極52に接続される。

【0062】外部接続電極51は、絶縁膜4に設けられた貫通孔41を通して、導体パターン2の端子電極201に接続され、外部接続電極52は貫通孔42を通して導体パターン2の端子電極202に接続される。外部接続電極53、54は、絶縁膜4に設けられた貫通孔43、44により、導体パターン2を構成するコンデンサ電極204に接続される。

【0063】図7は図3～図6に示したLPFの電気回路を示している。図7において、コンデンサC1は、絶縁膜4を挟んで対向するコンデンサ電極205及びコンデンサ電極501によって取得される。コンデンサC2は絶縁膜4を挟んで対向するコンデンサ電極204及びコンデンサ電極503によって取得される。コンデンサC3は絶縁膜4を挟んで対向するコンデンサ電極204及びコンデンサ電極502によって取得される。インダクタンスL1はコイル導体203によって発生する。図7の回路図から明らかなように、図3～図6によれば、小型のLPFが得られる。

【0064】図8は図3～図7に示した電子部品をマザーボード70に搭載した状態を示す図である。図示するように、本発明に係る電子部品9は、絶縁膜6の表面を、マザーボード70の搭載面73に向き合わせて、マザーボード70の上に搭載されている。電子部品9の外部接続電極53、54及びマザーボード70の上に設けられた電極71、72は、半田層81、82によって、電氣的、機械的に接続される。更に、基板1の内部に設けた内部導体30が接地電極となるから、外界から加わる電磁氣的影響から、LPF回路をシールドすることが可能である。半田層81、82は、外部接続電極51～54上に予め付着させておき、マザーボード70上の電極71、72上で半田リフロー等の熱処理により溶融させることができる。

【0065】実際の機器の高周波回路部では、金属製のシールドカバーにより、高周波回路部の全体を覆う。その際、高周波回路部に搭載された部品であって、搭載部品の上面側がGND電位でシールドされていない部品は、前記シールドカバーのGND電位の影響を受けるために、周波数特性が変化する。この傾向は周波数が高くなるに従い顕著になる。実施例に示す電磁氣的シールド

構造によれば上記現象を回避することができる。

【0066】次に、本発明に係る電子部品の製造方法について、図9～図20を参照して説明する。図9は本発明に係る電子部品の製造工程を示すフローチャート、図10～図20は図9に示された各工程を示す図である。以下、図9を参照して工程の順序を説明し、図10～図20を参照して各工程の詳細を説明する。

【0067】＜シート成形工程＞シート成形工程では、誘電体材料を用いて、基板のためのシートを成形する。誘電体材料は、導体ペーストを印刷し、かつ、焼成により導体パターンが形成することが可能であれば、材料的な制限はない。実施例では、銀と同時焼成可能な誘電体材料を用いるものとして説明する。

【0068】また、1GHzを越す高周波帯で使用する電子部品を得る場合は、比誘電率が15以下、好ましくは10以下の誘電体材料を使用するのが望ましい。その理由は、前述のような高周波帯では、比誘電率が大きくなると、形成される導体パターン間の浮遊容量が無視できなくなり、パターン設計に困難を伴うからである。基板は後述する加工に対する切削性の良好さも必要である。従って、誘電体材料は、ガラス材料を母材とし、セラミック材料を骨材として混合した複合組成物が最適である。

【0069】誘電体材料の具体例としては、例えば、アルミナ($\epsilon_r \approx 10$)、マグネシア($\epsilon_r \approx 9$)、スピネル($\epsilon_r \approx 9$)、シリカ($\epsilon_r \approx 4$)、ムライト($\epsilon_r \approx 6.5$)、フォーステライト($\epsilon_r \approx 6$)、ステアタイト($\epsilon_r \approx 6$)、コージェライト($\epsilon_r \approx 5$)、ジルコニア($\epsilon_r \approx 10$)等があり、これらのグループから、比誘電率(ϵ_r)や焼成温度等に応じ、例えば、1種類以上を適宜選択すればよい。

【0070】複合組成物である誘電体材料中のガラスの含有率は、体積率で50%以上、特に60～70%であることが好ましい。ガラスの含有率が前記範囲未満であると、複合組成物となりにくく、強度及び成形性が低下する。またガラス材料は、骨材であるセラミック材料と同等程度の比誘電率を有することが望ましい。具体例としては、ホウケイ酸カリウムガラス、ホウケイ酸ガラス、鉛ホウケイ酸ガラス、ホウケイ酸バリウムガラス、ホウケイ酸ストロンチウムガラス、ホウケイ酸亜鉛ガラス等の一般にガラスフリットとして用いられるものが挙げられ、特に、ホウケイ酸カリウムガラス、鉛ホウケイ酸ガラス、ホウケイ酸ストロンチウムガラスが好適である。ガラスの組成の一例としては、 SiO_2 : 50～65重量%、 Al_2O_3 : 5～15重量%、 B_2O_3 : 8重量%以下、 CaO 、 SrO 、 BaO 、及び MgO の1～4種: 15～40重量%、 PbO : 30重量%以下の例を上げることができる。上記組成に、更に、 Bi_2O_3 、 TiO_2 、 ZrO_2 、 Y_2O_3 から選ばれた1種以上が、5重量%以下の含有率で含有されてもよい。

【0071】シート製造方法としては、グリーンシート法が好ましい。グリーンシート法では、セラミックの粒子及びガラスフリットを混合し、これにバインダ、溶剤等のビヒクルを加え、これらを混練してペースト(スラリー)とし、このペーストを用いて、例えばドクターブレード法、押し出し法等により、好ましくは0.05～0.5mm程度の厚さのグリーンシートを所定枚数作製する。この場合、ガラスの粒径は、0.1～5 μm 程度、骨材のセラミック粒子は1～8 μm 程度であることが好ましい。ビヒクルとしては、エチルセルロース、ポリビニルブチラールや、メタクリル樹脂、ブチルメタクリレート等のアクリル系樹脂等のバインダ、エチルセルロース、テルピネオール、ブチルカルビトール等の溶剤、その他各種分散材、活性剤、可塑剤等から、目的に応じて適宜選択すればよい。図10のシート11、101～105はこのようにして得られたグリーンシートを示している。

【0072】＜シートパンチング工程＞シートパンチング工程では、シート成形工程で得られたグリーンシートに対し、パンチングマシンや金型プレスを用いて、スルーホールを形成する。

【0073】＜内部導体印刷工程＞内部導体印刷工程では、グリーンシート上に、例えばスクリーン印刷法により、内部導体及びスルーホール導体を形成する。図10において、グリーンシート105の表面に内部導体30が印刷されており、シート11にスルーホール導体31が形成されている。グリーンシート11のスルーホール導体31は、スルーホールランドパターン(後述)を形成すると同時に、スルーホール内に導体ペーストを充填することによって形成される。導体ペーストとしては、銀粉とガラスフリットとを混合し、これに前記と同様のビヒクルを加え、これらを混練してスラリー化したものが好ましい。この場合、銀粉の含有率は、80～95重量%程度であることが好ましい。また、導電性粒子の平均粒径は、1.01～5 μm 程度であることが好ましい。

【0074】＜積層及び熱プレス工程＞積層及び熱プレス工程では、前述した各工程を経て得られたグリーンシート101～105を、図10に示すような順序で積層する。そして、40～120℃、50～1000Kgf/cm²程度で熱プレスを行うことにより、グリーンシート101～105、11による積層体が得られる。何も印刷されないグリーンシート101～104は基板全体の厚みを調整するために積層されたものであり、その枚数等は任意である。

【0075】＜脱バインダ及び焼成工程＞積層及び熱プレス工程を経て得られた積層体は、脱バインダ工程に付され、積層体中に存在するバインダが熱処理により取り除かれ、更に、1000℃以下好ましくは800～1000℃程度、更に好ましくは850～900℃の温度条

件で、約10分程度保持することにより焼成する。図11は脱バインダ及び焼成工程を経た後の積層体を示しており、グリーンシート101~105の一体焼結でなる補強層12と、絶縁層11との間に内部導体30を有する多層基板が得られる。絶縁層11にはスルーホール導体31が設けられている。スルーホール導体31は、一端が内部導体30に接続しており、他端は絶縁層11の表面において、スルーホールランドパターン32に接続している。

【0076】ここで、内部導体30及びスルーホール導体31は、前述したように、銀を主成分とするので、空气中で焼成可能であり、基板中のバインダを容易に除去することができる。バインダに含まれる炭素は、基板中に残存し易い性質を持つが、空气中で焼成した場合、炭素を、空气中の酸素により、炭酸ガスとして処理しやすいからである。しかも、窒素雰囲気中での焼成が必要ないため、焼成炉の雰囲気維持管理が容易である。

【0077】<多層基板研磨工程>焼成工程を経て得られた多層基板(図11)は、焼成工程により、基板全体に反りが生じている。本発明に係る電子部品の基板表面に形成される導体パターンは後述するフォトリソグラフィ技術により形成するため、導体パターンの精度は基板の平面性に左右される。即ち、そのため、フォトリソとの密着性が必要であったり、またフォトレジストが均一に塗布されたり、或いは光が均一に照射される必要がある。多層基板研磨工程では、基板の表面研磨(ラッピング)を行って、基板全体の反りを除去する。

【0078】ここで、多層基板はガラスとセラミックとの複合組成物であり、切削性が良好であるので容易にラッピングを行うことができる。これにより多層基板全体の反りがなくなり、且つ、基板表面の平滑性も良好になる。図12は研磨後の多層基板を示している。多層基板の表面10が研磨され、面10にあったスルーホールランドパターン32は除去され、スルーホールランドパターン32よりも小さな面積のスルーホール導体31を、面10に露出させることができる。そのため、多層基板の表面での回路パターンを設計する上で自由度が大きくなる。

【0079】<表面導体印刷工程>次に、図13に示すように、多層基板研磨工程の終了した多層基板に対し、その表面の略全面に対し、銅を主成分とし、銀を含有させたCu-Ag導体ペーストを塗布してCu-Ag導体膜20を形成する。Cu-Ag導体ペーストは、Cu粉体と、Ag粉体と、ガラスフリットと、バインダとを混合して塗料化されている。Cu-Ag導体ペーストに含まれる銀の含有量は、Cu-Ag導体ペースト中の銅と銀との総和を100wt%としたとき、0.3~30wt%である。

【0080】導体ペーストを塗布する方法については制限はない。代表的な具体例はスクリーン印刷法である

が、多層基板は研磨により平面性が得られているので、多層基板を回転させながら、導体ペーストを滴下して塗布するスピンコートを用いることができる。その際、スピンコートでは一度に導体ペーストを厚く塗布することができないので、塗布と塗膜の乾燥を繰り返して行うことにより、目的の塗膜厚を有するCu-Ag導体膜20を得ることが好ましい。

【0081】このように、基板1の上に、Cu-Ag導体ペーストを印刷手段等によって塗布してCu-Ag導体膜20を形成するので、薄膜技術や湿式メッキ技術を適用する場合よりも、Cu-Ag導体膜20を、容易に厚く形成できる。このため、高周波帯において実抵抗損失の小さな導体パターンが得られる。特に、渦巻き状のコイルパターン(図3参照)を形成する際は、外側から内側に向かう渦巻きパターンを、上述した印刷手段等によって形成し、更に、渦巻きパターンの内側及び外側に接続される端子電極を、蒸着やスパッタ等の薄膜技術あるいは湿式メッキ技術を適用して形成することにより、高周波帯においてQの高いコイルを得ることができる。

【0082】また、一般に導体ペースト中には、基板1との接着強度を上げるためにガラスフリットが添加されている。その上、前述の如く導体ペーストによる導体は、その膜厚を容易に厚くできる。このため、マザーボード等に対し十分な付着強度を得ることができる。

【0083】<乾燥・焼成工程>塗布されたCu-Ag導体膜20に対して乾燥、脱バインダ及び焼成を行う。本発明に係る電子部品の多層基板表面上に塗布されたCu-Ag導体膜20は銅を主体にしているため、脱バインダ及び焼成は窒素または中性雰囲気中で行う。焼成温度については、焼成時間との関係もあるが、650~850℃の温度範囲において、適当な温度に設定する。

【0084】この工程において、Cu-Ag導体ペーストの焼成時に、基板1に設けられた銀でなる内部導体30と、Cu-Ag導体ペーストとの接触箇所において液相化を生じる。しかしながら、Cu-Ag導体ペースト中では、銅成分及び銀成分が広く分散しているため、Cu-Ag導体ペーストの焼成時に生じる液相化は、基板1上に塗布されたCu-Ag導体ペーストの全体と、基板1上に露出する銀でなる内部導体30との間で生じる。このため、従来から問題となっていた銅と、銀でなる内部導体との異種金属間の局所的な液相化、及び、それによる電氣的断線を生じることがない。

【0085】また、焼成時に液相化を起こすといっても、液相化が始まってから完全に液相化するまでには、ある程度、温度範囲があるから、Cu-Ag導体ペーストが流動しない焼成温度条件を設定することにより、多層基板1上に、一定の品質を有するCu-Ag導体膜20を形成することができる。

【0086】しかも、Cu-Ag導体ペーストは、Cuを単独で用いたCuペーストに比べて、低い焼成温度条

件で焼結させることができる。即ち、CuとAgは液相化により合金化するが、それに伴い融点自体も低下する。例えば、Cuペーストの場合、約900℃程度で焼成させる必要があるが、Cu-Ag導体ペーストの場合、ペースト組成物の組成比の条件設定及び焼成時間の設定により、上述したように、650～850℃の温度範囲で焼成が可能になる。このため、製造にかかわるエネルギー消費を低減すると共に、焼成炉の寿命を延長することができる。

【0087】また、多層基板1を、セラミック成分及びガラス成分を含む複合組成物で構成した場合、導体膜を焼成する温度が高い程、多層基板1の構成材料が軟化する傾向にあり、導体膜焼成工程後に多層基板1に反りを生じ易かった。本発明においては、低温度で焼成可能なCu-Ag導体ペーストを用いることができるので、導体膜焼成工程において発生する多層基板1の反りを、極めて小さくすることができる。

【0088】更に、Cu単独なる導体膜の場合、低抵抗の導体膜を得るには900℃以上の温度で焼成する必要がある。これ以下の温度条件、例えば600℃前後では、焼結が不十分になり導体抵抗が増大する。これに対して、Cu-Ag導体膜20の場合、例えば650～850℃の低い温度で焼成して、ほぼ完全に焼結させ、低い導体抵抗を実現することができる。

【0089】焼成後のCu-Ag導体膜20の表面は、通常、粗い状態になっているので、焼成後にCu-Ag導体膜20の表面にバフ研磨等の鏡面化するための研磨を行なうことが好ましい。これにより、Cu-Ag導体膜20の表面が平滑化され、細い導体パターンを高精度で形成することが可能になる。

【0090】＜パターン形成工程＞次に、図14に示すように、Cu-Ag導体膜20に対してフォトリソグラフィ技術を適用し、目的とする導体パターンとなるように、パターン化処理を行なう。パターン化に当たっては、まず、Cu-Ag導体膜20の全表面に、フォトレジストを塗布する。塗布方法としてはスピンコート法が好ましい。

【0091】次に、目的のパターンが形成されたフォトマスクを透して露光を行う。その後、現像してレジスト膜を除去する。Cu-Ag導体膜の露出した部分は、例えば、化学的エッチング処理によって除去する。

【0092】ここで、本発明において用いられるCu-Ag導体膜20は、Cuを主成分とし、銀は添加物として加えた組成であるので、多層基板1上に形成されたCu-Ag導体膜20を、Cuのエッチング液として一般的な塩化第二鉄(FeCl_3)を用いて、エッチングすることができる。塩化第二鉄(FeCl_3)のエッチング液は、Cu-Ag導体膜20を基板1に接着させているガラスフリットの接着力を劣化させる度合いが少ない。このため、接着力の大きなCu-Ag導体膜20を得ることができ

る。よって、本発明に係る電子部品はマザーボードに対し十分な固着強度を有し、且つ、半田による電極の消失のない搭載部品とすることが可能となる。

【0093】＜絶縁層形成工程＞次に、図15に示すように、導体パターン2の形成された面上に、スピンコート等の手段によって、絶縁膜4を塗布する。絶縁膜4はポリイミド系、エポキシ系といった樹脂系材料が適している。前記樹脂系材料としては、好ましくは、感光性を有する材料を用いる。感光性を有する樹脂系材料であれば、フォトリソグラフィ技術の適用によって、高精度のパターンを形成できるという利点が得られる。

【0094】＜上部導体形成工程＞次に、図16に示すように、絶縁膜4に対して、フォトリソグラフィ技術を適用し、次工程のためのパターン処理を行なう。図16において、参照符号400は、抜きパターンを示している。

【0095】次に、図17に示すように、蒸着、スパッタ、メッキ等を用いて、絶縁膜4の上に銅を付着させ、銅導体膜5を形成する。銅導体膜5の膜厚は0.5～3 μm 程度でよく、処理が比較的早いスパッタを用いることができる。

【0096】次に、図18に示すように、銅導体膜5にフォトリソグラフィ技術を適用して目的の導体パターン50を得る。図18の参照符号500は銅導体膜5のパターン処理によって生じた抜きパターンを示している。

【0097】上述したように、基板1上に、フォトリソグラフィ技術の適用により導体パターン2を形成した後、ポリイミドやエポキシ等の樹脂による絶縁膜4を形成し、その上に更に、蒸着、スパッタあるいは湿式メッキにより、銅導体膜5を形成する。そして、再度、フォトリソグラフィ技術を適用して、銅膜による導体パターン50を形成するので、導体パターンの多層化が可能となる。このため、多層化により、小型化した電子部品を得ることができる。

【0098】＜保護層形成工程＞次に、図19に示すように、保護膜6を形成する。保護膜6の材料としては前記した樹脂系が好ましい。保護膜6の内、外部接続電極となる端子電極に対応する部分は、除去する。除去方法としては、フォトリソグラフィ技術を適用して、不要部分をエッチングによって除去する方法が適している。但し、外部接続電極は基板上に形成したパターンに比べ、比較的大型のパターンとなるため、スクリーン印刷法により、形成してもよい。

【0099】＜個別分割工程＞次に、図20に示すように、切断線X1-X1に沿って分割し、個々の電子部品に分割する。この時、基板はガラス-セラミック基板であるので、ダイシングソー等で容易に分割することができる。以上により、本発明に係る電子部品が完成する。

【0100】上記実施例では、LPFを例にとって説明したが、本発明は、バンドパスフィルタ、ハイパスフィ

ルタ、バンドエリミネーションフィルタ等の各種フィルタ、カプラ、フェイズシフタ等の各種機能部品及び、前記各機能の複合部品に応用が可能である。またコイル、コンデンサといった単機能の個別部品に応用することも可能である。

【0101】

【発明の効果】以上説明したように、本発明によれば、次のような効果を得ることができる。

(a) 基板内部の配線と、基板表面に形成される導体膜との間の電氣的断線を回避し得る電子部品及びその製造方法を提供することができる。

(b) 例えば650～850℃の低温で焼成の可能な電子部品及びその製造方法を提供することができる。

(c) 焼成後の基板の反りを低減させ得る電子部品及びその製造方法を提供することができる。

(d) 基板表面に形成される導体膜を、接着力を劣化させずにパターン化し得る電子部品及びその製造方法を提供することができる。

(e) 導体抵抗の低い導体膜を有する電子部品及びその製造方法を提供することができる。

【図面の簡単な説明】

【図1】本発明に係る電子部品の断面図である。

【図2】図1に示した電子部品の実装状態を示す断面図である。

【図3】本発明にかかる電子部品の具体例としてのLPFを示す分解斜視図である。

【図4】図3の4-4線に沿った断面図である。

【図5】図3の5-5線に沿った断面図である。

【図6】図3の6-6線に沿った断面図である。

【図7】図3～図6に示したLPFの等価回路図である。

【図8】図3～図7に示したLPFをマザーボードに実

装した状態を示す部分断面図である。

【図9】本発明に係る電子部品の製造工程を示すフローチャートである。

【図10】本発明に係る電子部品の製造工程を示す図である。

【図11】図10に示した製造工程の後の製造工程を示す図である。

【図12】図11に示した製造工程の後の製造工程を示す図である。

【図13】図12に示した製造工程の後の製造工程を示す図である。

【図14】図13に示した製造工程の後の製造工程を示す図である。

【図15】図14に示した製造工程の後の製造工程を示す図である。

【図16】図15に示した製造工程の後の製造工程を示す図である。

【図17】図16に示した製造工程の後の製造工程を示す図である。

【図18】図17に示した製造工程の後の製造工程を示す図である。

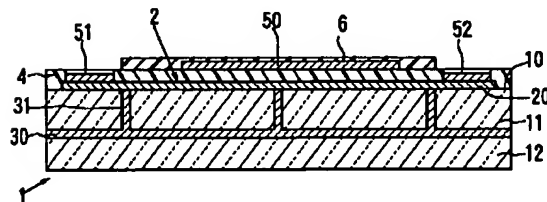
【図19】図18に示した製造工程の後の製造工程を示す図である。

【図20】図19に示した製造工程の後の製造工程を示す図である。

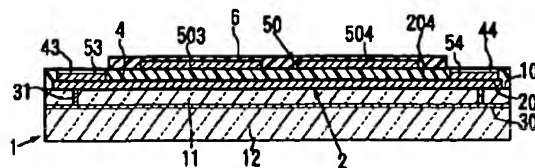
【符号の説明】

1	基板
11	絶縁層
10	研磨された面
12	補強層
2	導体パターン
20	Cu-Ag導体膜

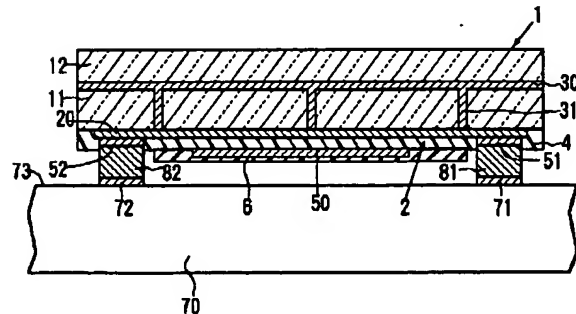
【図1】



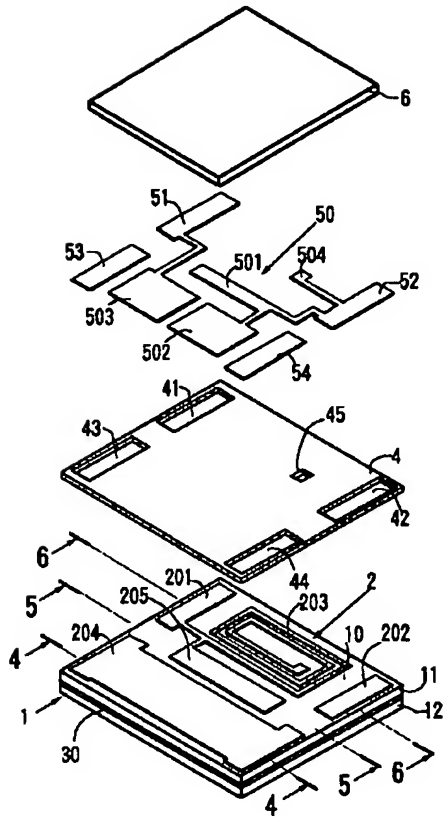
【図4】



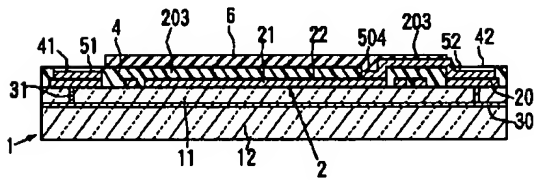
【図2】



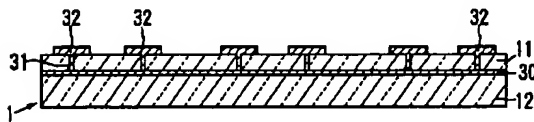
【図3】



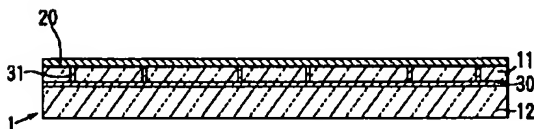
【図6】



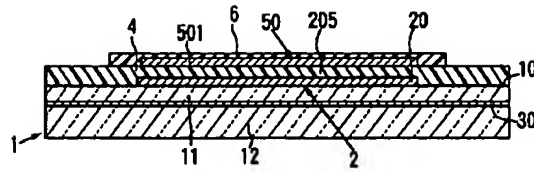
【図11】



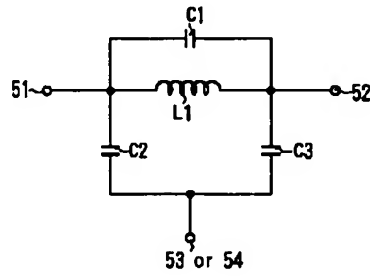
【図13】



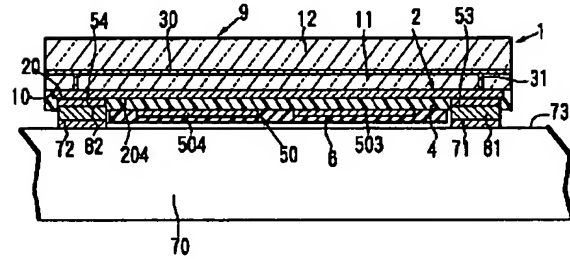
【図5】



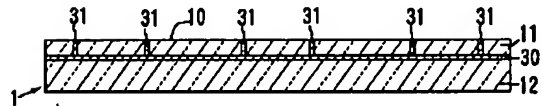
【図7】



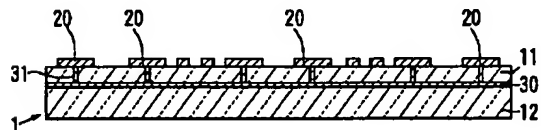
【図8】



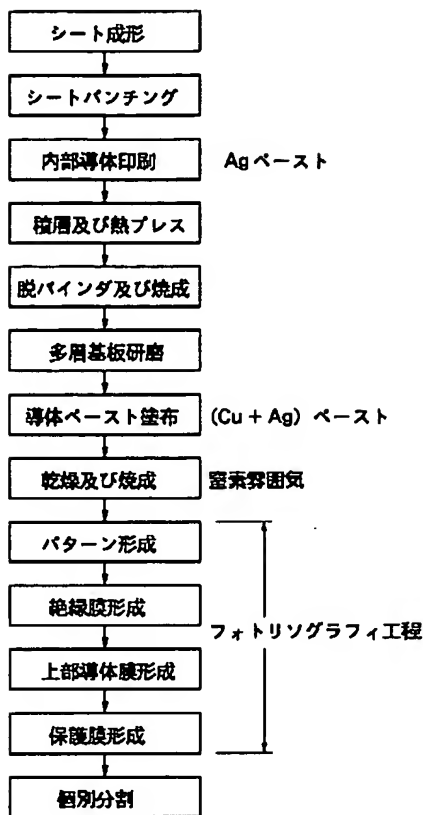
【図12】



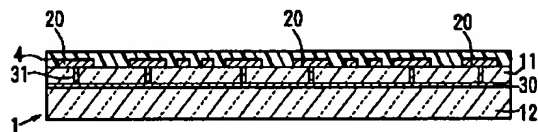
【図14】



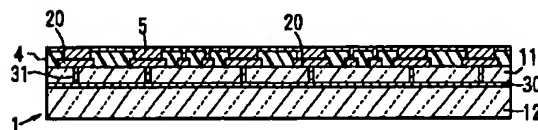
【図9】



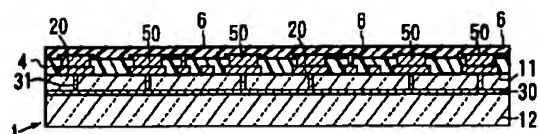
【図15】



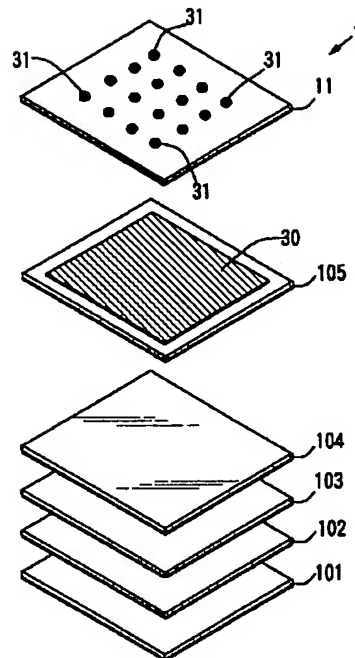
【図17】



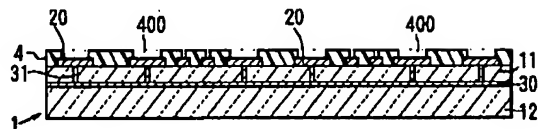
【図19】



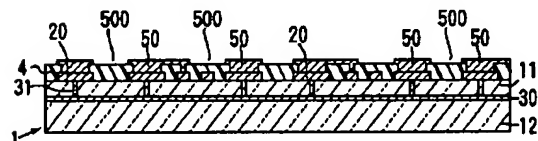
【図10】



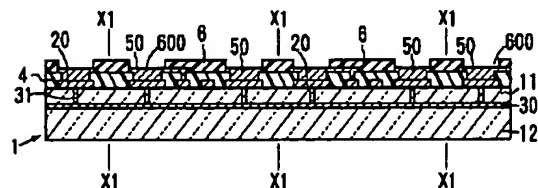
【図16】



【図18】



【図20】



フロントページの続き

(51)Int.Cl.⁶

識別記号

F I

H 0 5 K 1/09

H 0 5 K 1/09

A

3/46

3/46

H

L

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.